



## 電子構裝的新紀元—— 元件內置基板及 3D IC 構裝技術

技術主編：金進興

現職：工研院材化所(MCL/ITRI) 電子材料及元件研究組 副組長

專長：高分子合成與物性分析、電子與光電構裝材料及製程技術

學歷：國立交通大學 材料科學與工程研究所 博士

我國電子構裝產業位居全球第一，年產值超過 3,000 億元新台幣，主要因素在於我國上游 IC 設計及製造產業的蓬勃發展，並且有完整及製造能力優異之電路基板產業的支持，在上下游產業鏈完整的搭配加持下，造就了我國電子構裝產業的優勢地位。但是隨著半導體技術走向奈米化，奈米晶片的發展使得對應的構裝技術面臨重大的挑戰，包括高頻高速、穩定的電源供應、熱的移除、IC 與基板密度的差異等議題，皆促使構裝技術必須做變革來搭配，因此新型態的電子構裝技術已經成為新一代奈米晶片構裝的必要。其中系統構裝 (System in Package; SiP) 被認為是最有可能的應對概念，而 SiP 中的二大技術內涵就是元件的內置基板與 3D IC 構裝。

全球最大的電子電路大展 – JPCA Show 連續二年 (2008~2009 年) 特別規劃先進構裝技術專區，展示元件內置基板及 IC 立體堆疊的構裝技術，同時搭配技術研討及論壇來說明最新技術發展的成果及進程。可見這二大技術已被認定是現今構裝技術主要的發展方向，在一些國際的技術發展藍圖及技術預測調查報告中，這二項技術都是主要的討論範疇。

我國構裝產業具有良好之基礎，為了維持產業優勢地位，除藉由上游強大的 IC 製造產業支持外，如何在後段發展新的構裝技術來因應，將成為我國構裝產業主要的課題。由技術發展趨勢來看，系統構裝的二大內涵—元件內置基板及 3D IC 構裝技術，無疑成為發展新型構裝技術的重點項目。工研院自 2000 年開始布局元件內置基板材料、結構技術專利及相關製程技術，並在 2008 年成立 3D IC 構裝技術研發聯盟，以設計、製程、材料、測試整合方式，建立研發的策略聯盟，希望為國內構裝產業領頭發展關鍵性技術，維繫我國在電子構裝產業有利的競爭地位。本專題選定這二項關鍵技術，分別解析元件內置基板與 3D IC 堆疊構裝技術所面臨的問題，並就應用技術做詳細的說明，同時就元件內置基板的電性分析驗證，並以 3D IC 構裝的散熱及可靠度議題做技術探討。希望可以在整體面與實際技術面上做不同面向的介紹，讓讀者除了在技術面了解技術開發的關鍵議題外，也可以從非技術面的觀點，了解這二項技術的特色與發展趨勢。☞