

SID 2006 之 LCD、PDP、FED、E-Paper 現況發展報告

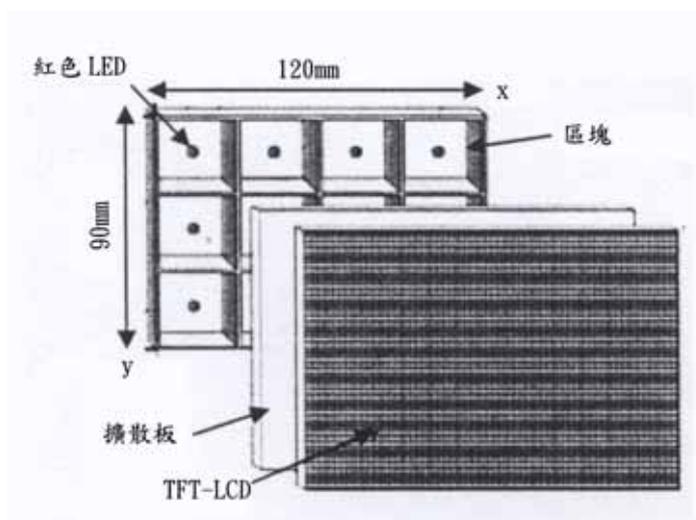
材網編輯部 / 2006.8

2006 年 6 月在美國加州舉辦第 44 屆 Society for Information Display Conference (SID) 國際會議，今年在 TFT-LCD 方面，話題集中於電視用之大型背光源的 Area Control 技術，E-Paper 方面，超級 Low Power 技術引人注目，另外，PDP 方面的技術發展自對向放電技術慢慢轉移至長放電 Gap，FED 方面則是有韓國 Samsung SDI 首次公開綠色螢光體。

LED-BL之Area抑制

Nippon Leiz 提出的論文強調 RGB LED 背光源之 Area 抑制重要性，點光源之 LED 的優點是可在每片分割下的面板中調光，搭配 Gamma 補正後，可大幅削減 TFT-LCD 之耗電量。論文中分為 0D、1D、2D (D 皆表示 Dimming) 來解說，可將 BL 全面調光的是 0D (Uniform Dimming)，可像 CCFL 一樣呈線狀的是 1D (Line Dimming)，2D 則是 Local Dimming。

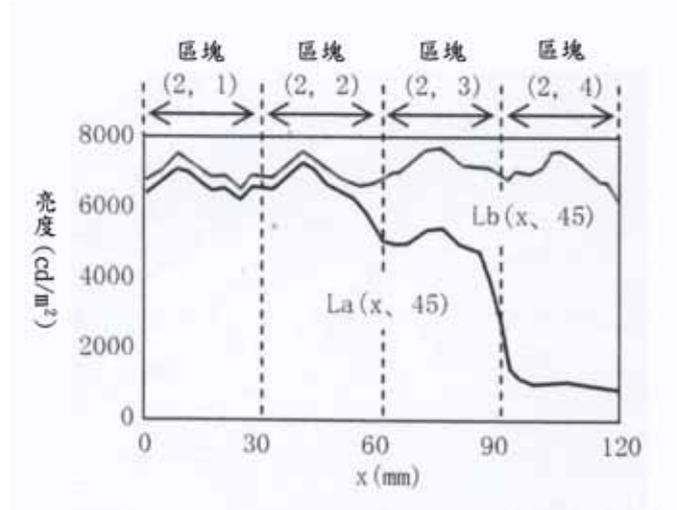
實驗中所用之 BL Unit 如圖一所示，120x90mm 大小的 BL Unit 分割成 12 個區塊，並在每個區塊中央設置 LED，再以 2mm 厚的擴散板貼上，面板則是使用 IPS Mode 的 19 吋 SXGA，並將其中一部份做成 Sample，為了將實驗簡約化，使用紅色 LED 作為光源，以此對 Sample 影像測定 0D、1D、2D 三種調光方式。



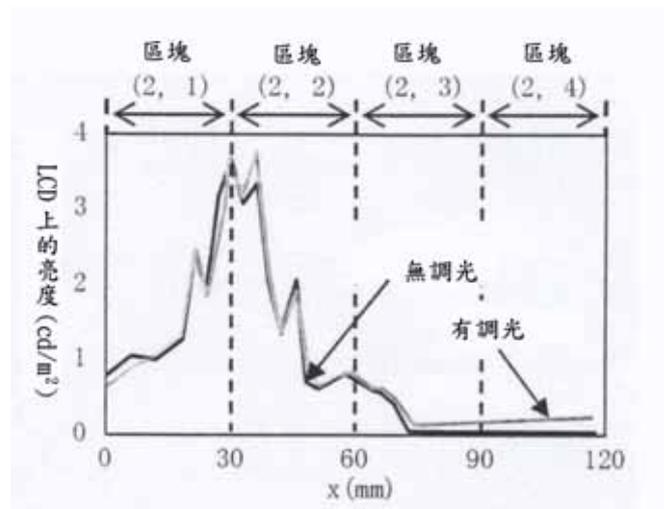
圖一 分割成各區塊之 BL Unit

實驗結果如圖二至圖四所示，首先，圖二與圖三可看出 2D 之調光效果，圖二與圖三是分別在 BL 與面板上測定 Sample 影像亮度的結果，並確定根據調光的有無，在 BL

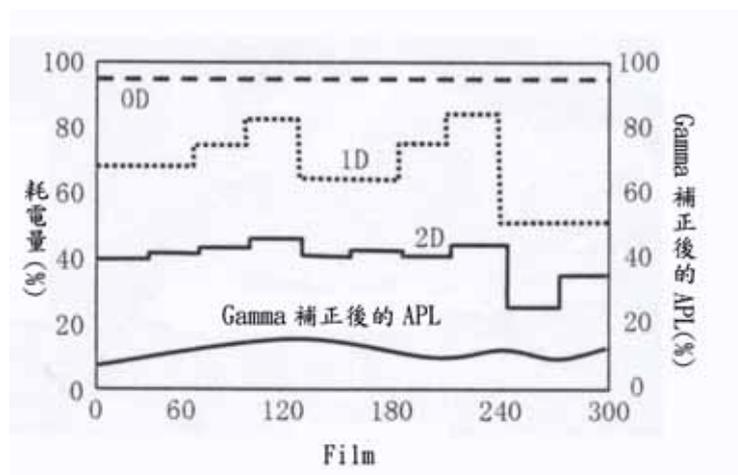
上有亮度差，在面板上則無；圖四則是以同樣的 Sample 影像來測定 0D、1D、2D 之耗電量，分別是 100%、72%、43%。



圖二 調光前後 BL 之亮度比較

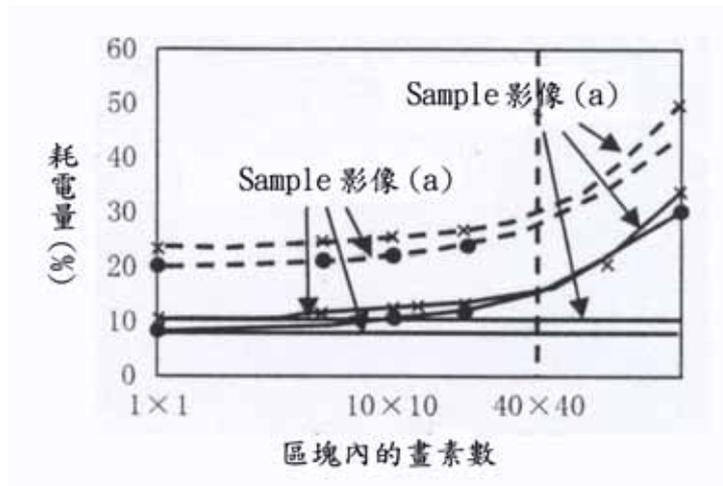


圖三 調光前後之面板上亮度比較



圖四 Sample 影像(a)之調光比較

但以上只是用紅色 LED 來做實驗的結果，若實際上以 RGB LED-BL 則可達到更省電化。另外，每個區塊內的畫素愈大，也就是說當區塊大小愈大，也就愈耗電，如圖五所示。

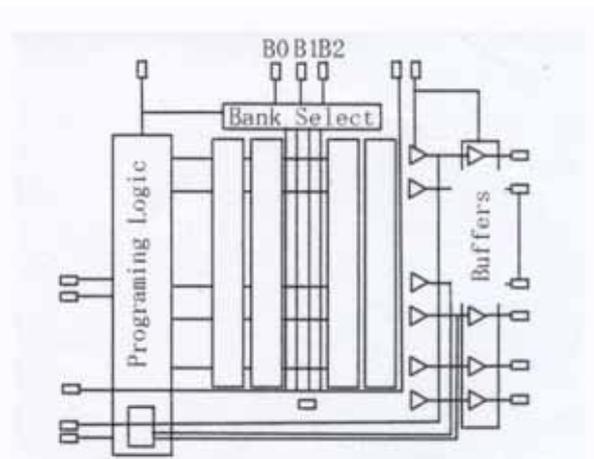


圖五 區塊內畫素數與耗電量

為抑制BL之Gamma補正機能

Alta Analog 發表在 BL 抑制中加入 Gamma 值之 Buffer 機能，Stand-alone Device 之「AGB1818」，融合 BL 調光與 Gamma 補正，改善對比且低耗電，在 Gamma 補正方面不用高價之 DAC，以不需要外接電路之 Stand-alone Device 實現 Gamma 基準值之 Store 與補正 BL 亮度。

AGB1818 之區塊圖如圖六所示，設計之基本概念是以設定好的基準電壓，高速且容易地 Switching，基準電壓值依各 Gamma Curve 為基礎之 18 個電壓訊號，以及相關之背光源亮度電壓，各功率 Channel 依 Sample Hold 回路構成，Programming 精度在 Gamma 電壓全域皆有效，18V 時可保證 0.03%。



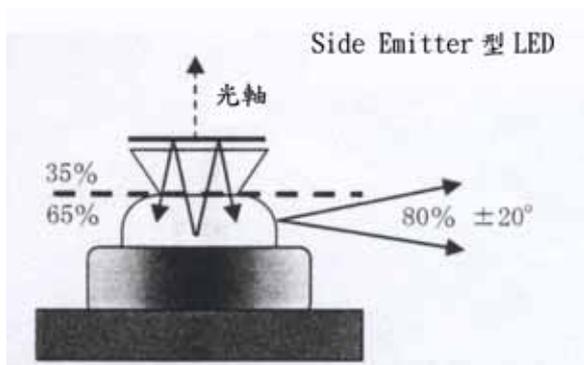
圖六 AGB1818 之區塊圖

因此 Flicker 現象可被抑制在最小值，不會發生傳統以來 Gamma 基準值或 VCOM 電壓 Trimming 時所產生的變動，已 Store 的 18 個 Gamma 電壓值被當作 Column Driver 之 Gamma 基準值，同時被 Program 的第 19 個電壓值則用於抑制背光源。

由於 AGB1818 有 Gamma 補正與 BL 調光，可比最原始之 Gamma 補正有更高的對比，且 BL 亮度可降低 1/10，也可大幅省電。

直下型BL導入小型導光板

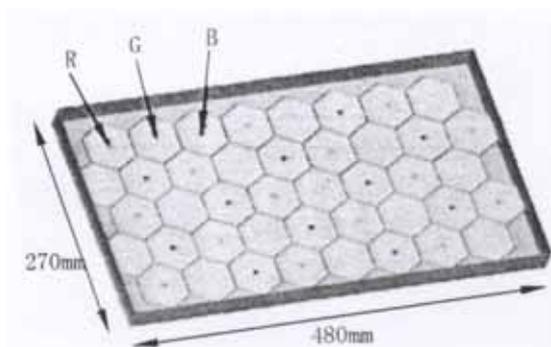
台灣的國立交通大學發表用於直下型 LED 背光源之六角形導光片 (Light Guide Plate; LGP)，構想為讓 Side Emitter 型 LED (見圖七) 的光可有效地在大面積上變換，構造如圖八所示；在六角形 PMMA 製之 Plate 裡面蝕刻導光用之同心圓狀溝槽，可將配置在中央之 LED 的光導向各處，再將六角形導光板 Tiling 後大面積化，如圖九所示，LGP 裡面的溝槽 Pattern 與傳統的導光板一樣，從中央到外圍愈加粗密化，溝槽表面因有 Ag 等的反射膜，故光可如圖十發射出。



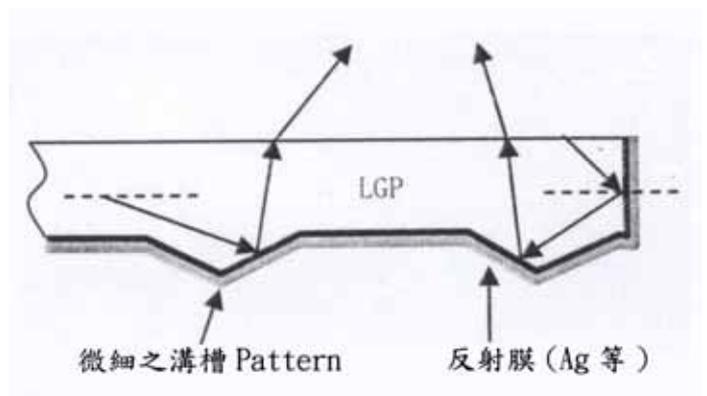
圖七 Side Emitter 型 LED



圖八 六角形導光片 LGP



圖九 將六角形導光片 Tiling 後之 Unit



圖十 LGP 內光的傳導

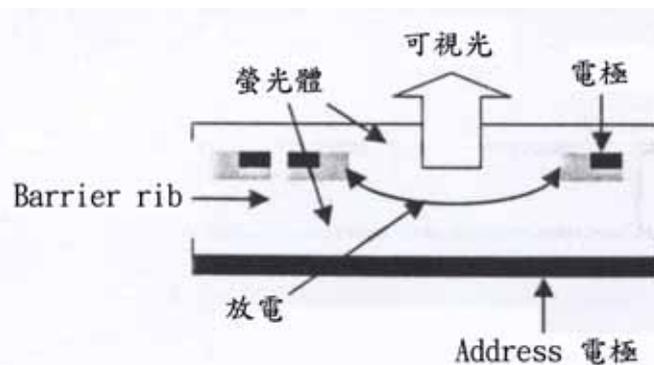
交通大學所發表的論文主要在介紹光學 Simulation 之效果，提高裡面均一性與減少 LED 使用數量；首先每片 LGP 的 Simulation 之基本為對角 62mm，厚 4mm，溝槽 Pattern 最小 10um，最大 150um，然後 Simulate 擴散效果，結果基本的 LGP 可擴散至直徑 80mm，另外，若表面形狀呈放射線狀之 LGP 可擴散至直徑 88mm，更甚者直徑 90mm 也可達到均一化。

另外，各片 Tiling 時之 Simulation 則是以 Unit 厚 30nm 之 22 吋導光片 (480×270mm)，將 42 片 LGP 如圖九配置，此時 LED 間隔 53mm，並在 LED 上覆蓋擴散 Sheet，Simulation 之 R/G/B 中只將 R 點亮，結果顯示，相較於只用擴散 Sheet 可確認 LED 的亮點，應用了 LGP 之 22 吋導光片可將光 81% 平均擴散。LGP 的效果不因大小而有差異，即使是配置了 126 個 LED 之 32 吋導光片也可得到同樣效果。

以 Area 抑制平面螢光燈

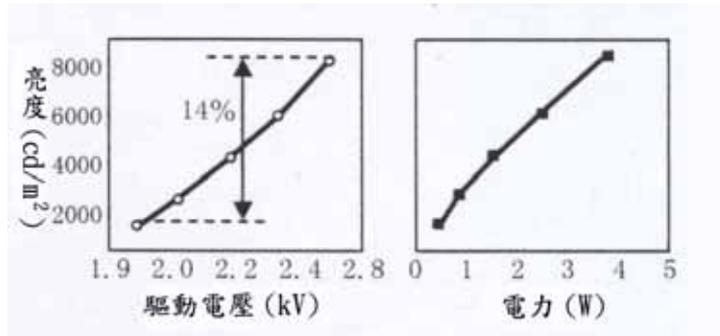
韓國首爾大學之論文提出將平面螢光燈 (Mercury-free Flat Fluorescent; MFFL) Multicell 化，各 Cell 以 Pulse 變調調光之 Area 抑制型 Backlight Unit。

構造如圖十一所示，將 Unit 以 85×85mm 分割成幾個區塊，前面基板以間隔 70mm 配置寬 80um 之放電用電極，背面基板以 Address 電極將區塊任意點亮便能達到 Area 抑制，每個區塊高 3mm，以 Ne-Xe (4~18%) 當作放電氣體，以 60~150torr 封入，用 Sub Field 法對各區塊作調光驅動，基本概念與 PDP 大致相同。



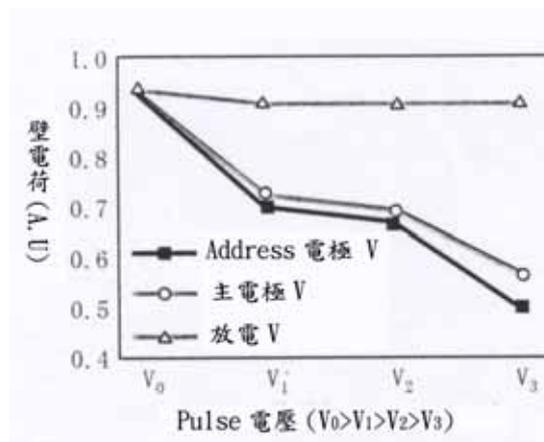
圖十一 MFFL 之構造

Xe 濃度 18%，氣體封入壓力為 100torr 之一區塊的基本特性如圖十二所示，Pulse 周波數 13.3kHz，2.5~1.9kV 施加電壓時的亮度範圍在 8150~1120cd/m²，結果調光比為 14%，耗電量在 4~0.4W；另外，若將 Pulse 周波數調成 20kHz 時，亮度範圍擴大至 8700cd/m²，調光比將達 25%；或是將 Pulse 寬增加至 1.5~2.4 u sec 時，亮度範圍將擴大至 7960cd/m²，調光比達 31%。



圖十二 驅動電壓與調光亮度

圖十三為根據 Address 訊號可能抑制之壁電荷，當 Address 與放電電壓達到同等級時，便可能以 4 個 Address 訊號調光。



圖十三 MFFL 的 Dynamic Range

[AUO發表Barrierless Cu Gate](#)

AU Optonics (AUO) 發表 Barrierless Cu Gate，隨著 TFT-LCD 的大型化所產生的配線延遲問題與低電阻 Cu 配線等雖受到矚目，但還有玻璃基板與氧化膜的密著性、a-Si 層之 Cu 擴散問題。AUO 為解決以上問題採用 Cu/Cu 合金為配線材料，實現 Barrierless Cu Gate 構造，確保密著性與 Cu 擴散區塊，Wet Etching 時 Taper 角的控制問題也一併解決。

Cu/Cu 合金的基本特性如表一所示，電阻值與純 Cu 相同，以 3M 的 Tape 測試與玻璃基板間的密著性可達到 5，另外，Gate 形成後的高溫製程中不會產生突起物。

表一 Metal 材料的密著性與電阻值

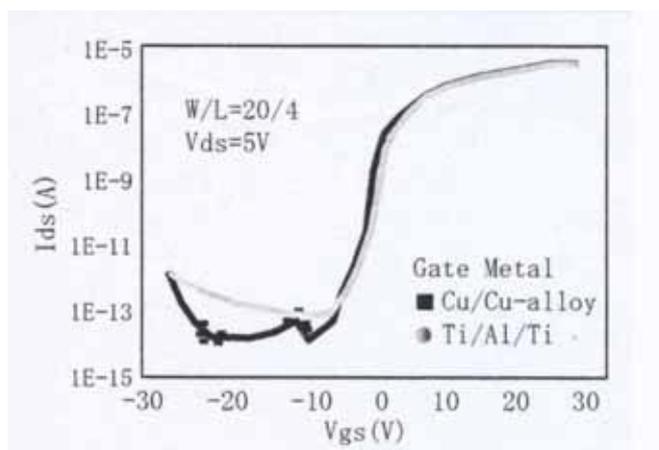
	玻璃基板密著性 (3M Tape Test)	電阻值 ($\mu\Omega/\text{cm}$)
Cu	3	2.1
Cu-alloy	5	5.3
Cu/Cu-alloy	5	2.1

Patterning 採用印刷配線基板之 Etchant (見表二), 使用過硫酸鹽時, 容易擴散至 Cu 與 Resist 的界面, 相較於剝離 Resist 後的鋸齒狀, 使用鹽化第二鐵時 Etching 形狀平滑, Taper 角可抑制在 45~60 度, 而 Resist 剝離時採用新開發的剝離劑, 由於剝離劑添加了 Corrosion 抑制劑, 使剝離後的表面粗造度降低, Etch Rate 為 0.01Å/sec。

表二

Etchant	組成
Ammonium Persulfate	$(\text{NH}_4)_2\text{S}_2\text{O}_8$
Ferric Chloride	FeCl_3
Cupric Chloride	CuCl_2
Sulfuric Peroxide	$\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$

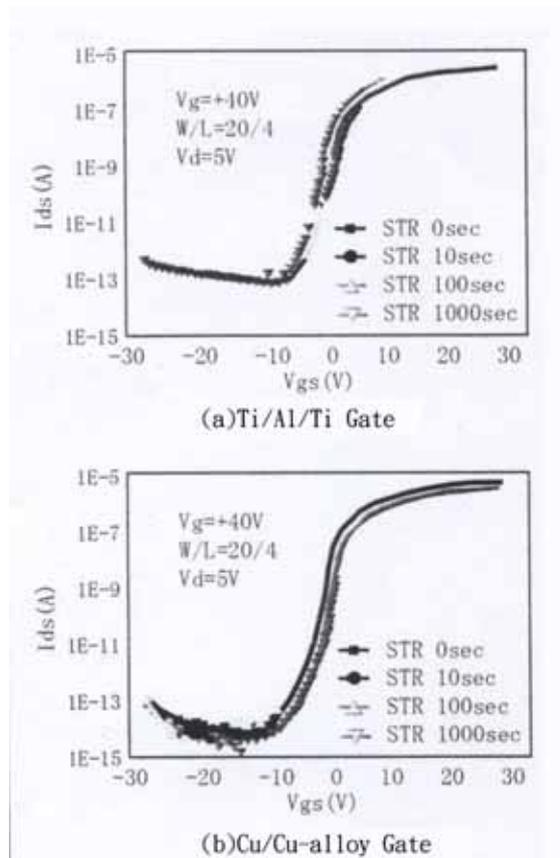
AUO 試做了 1.8 吋的面板, Gate 的形狀與 Taper 角皆良好, 且 TFT 特性也與傳統的 Ti/Al/Ti Gate 幾乎相同, (見圖十四與表三); 在室溫下進行 1000 次壓力試驗結果, 臨界值電壓變換也與 Ti/Al/Ti Gate 同等級 (見圖十五)。



圖十四 Cu/Cu-alloy 與 Ti/Al/Ti Gate 之 TFT 特性比較

表三 TFT 特性比較

	Ion/Ioff	Vth(V)	Mobility(cm^2/Vsec)
Ti/Al/Ti	8.41 E+6	0.43	0.33
Cu/Cu-alloy	4.89 E+7	0.24	0.31



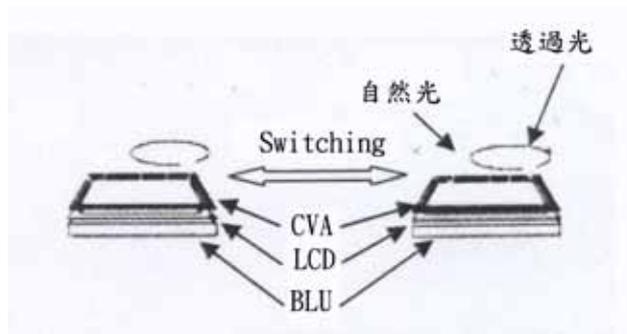
圖十五 壓力試驗後 TFT 特性比較

IPS在TFT-LCD附加視角抑制

日立 Displays 公司結合使用畫面，開發出可抑制視角之 Mobile 用小型 TFT-LCD，至今雖有人提出採用 Polymer Network 液晶製作 TFT-LCD 等光學手法來控制視角，但廣/窄視角的切換必須要設置個別的液晶 Cell，造成面板構造複雜引人詬病。

新開發之 TFT-LCD 採用以 Hybrid 配向 Nematic 液晶（Hybrid Aligned Nematic；HAN）製作之液晶 Cell「CAV（Controllable Viewing-Angle）Device」，僅此一片配置於 TFT-LCD 便可自由變換廣/窄視角，並已將此液晶 Cell 封裝於 IPS Mode 之 TFT-LCD。

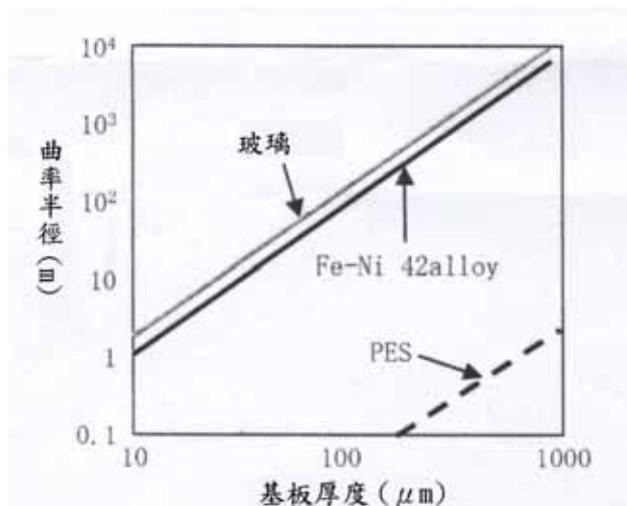
CAV Device 不會損失光透過率，除了可以抑制光的方向外，還可隨意配置在 TFT-LCD 的上下，不只適用於透過型面板，也可封裝於半透過型面板，抑制視角的構造如圖十六所示，相較於 HAN 的配向軸，垂直入射的光被偏光膜吸收，斜射光則可透過，在 0~3V 低電壓下，垂直入射光增加（透過光降低），視角變窄，施加高電壓時，斜射光增加（透過光增加），視角變廣。



圖十六 以 CVA 來抑制視角之構造

在Metal基板上形成a-Si TFT

日立 Displays 在 0.16mm 厚之 Metal 基板上形成 a-Si，實現了 4 吋 VGA 薄型 0.29mm 之可撓曲反射型 Display；該公司之 Metal 基板採用熱膨脹係數小之 Fe-Ni42 合金，SiN 在 300°C 時成膜 200nm 之各種材料特性見圖十七與表四，Fe-Ni42 合金之曲率半徑約與玻璃基板相同，因此，Fe-Ni42 合金與玻璃基板同樣薄或甚至更薄，在製程中可將變形抑制到最小。



圖十七 基板厚度與曲率半徑

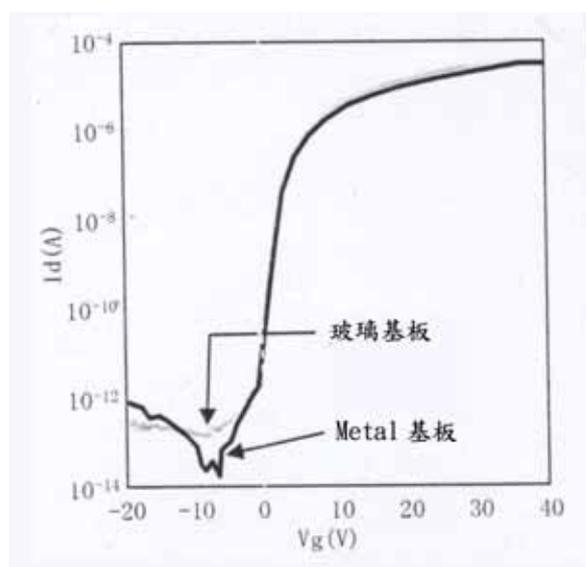
表四 基板與 Depo 膜的物質特性比較

	SiN	Fe-Ni42alloy	玻璃	PEN
彈性係數(Gpa)	294	147	71	2.6
熱膨脹係數 (ppm/K)	3.5	4.2	3.8	45

試製之面板採用 0.15mm 之 Fe-Ni42 合金箔「YEF-42」(日立金屬製)，在其上塗佈 0.01mm 之耐熱樹脂當作絕緣層，該絕緣層可耐熱 300°C，故未來的 a-Si TFT 製程皆可直接使用。

Gate電極之Patterning與耐熱樹脂之密著性很弱，無法達到 $L \& S = 20\mu\text{m}$ 以下之微細化，在Gate Metal間形成密著層，由於夾了SiN，可Patterning至 $L \& S = 2\mu\text{m}$ ；TFT構造採用傳統的Bottom Gate型Back Channel Type，也採用已有的製程，以Spatter法成膜Source/Drain，以PECVD法成膜SiN、a-Si、 n^+ 、a-Si層，半導體層與絕緣層以Dry Etch，Metal與Polymer層以Wet Etch，Step數包含Polymer Passivation膜與反射電極共8片Mask Process；測定Alignment精度結果，可達到4ppm以下。

TFT的特性也幾乎與玻璃基板上之TFT相同，Mobility為 $0.6\text{cm}^2/\text{V} \cdot \text{sec}$ ，臨界值電壓2.5V，On/Off比為 10^8 （見圖十八）。

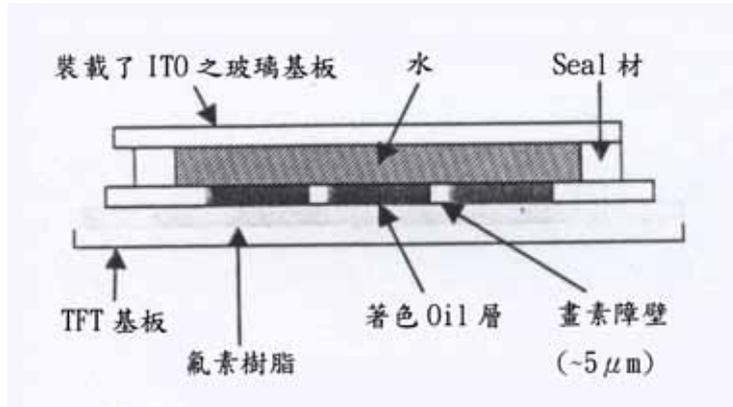


圖十八 與玻璃基板比較之 TFT 特性

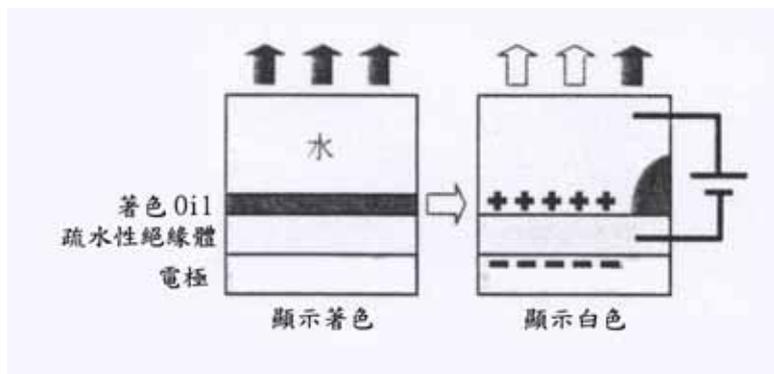
可顯示影像之電子紙

荷蘭的 Liquavista 公司針對 Electro Wetting Display (EWD) 之調階顯示技術提出報告；EWD 採用將顯示媒體著色之 Oil 與水，以電氣方式抑制反射基板的親水/疏水性，顯示出著色與白色之新型顯示方式，面板構造如圖十九所示；利用疏水性絕緣膜之特性，On 狀態時著色，Off 狀態時呈白色（見圖二十），也就是說，施加電壓使反射基板呈親水性或疏水性，Oil 將上方的水排除掉之安定的層狀態。

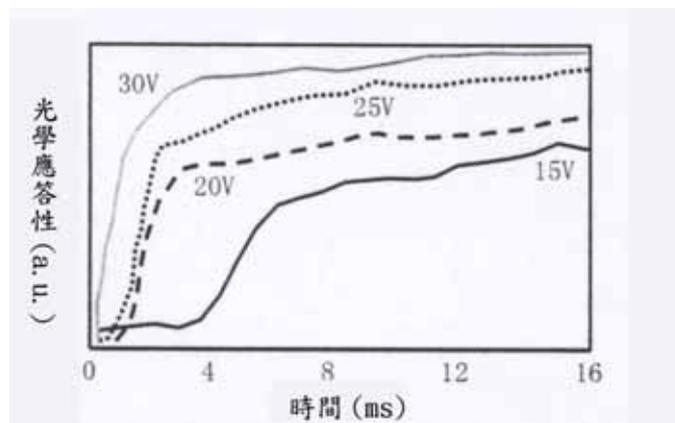
荷蘭 Liquavista 公司針對調階顯示提出 Pulse Width Modulation (PWM) 與 Amplitude Modulation (AM) 兩種方法；首先 PWM 調階顯示將 On/Off 兩值以高速切換之時間分割法，對具有高應答性之 EWD 是非常適合的，且不需顧慮到靜電容量問題與畫素零散，圖二十一為 EWD 應答速度之圖表，驅動電壓為 20~25V 時，應答速度為 1.5ms，驅動電壓高時，Oil 層的厚度零散影響就少；以 PWM 抑制時，要將原本暗的調階中空出的畫素狀態時間儘可能變短，原本明亮的調階中，Oil 層的厚度是重要的因素；PWM 採用 Push-pull Driver 是一個優點，但 Frame Rate 一但變高，Address 便需要大耗電量是一缺點，因此，高解析度之 Color Display 採用 AM 抑制比 PWM 抑制來得好。



圖十九 EWD 的面板構造



圖二十 EWD 的顯示原理



圖二十一 EWD 的應答速度

AM 抑制最大的優點便是低耗電量，以 2.5 吋 160ppi 之 Color EWD 測定結果，中間調之平均電壓振幅 10V 以下僅耗電 30~40mW，而同樣大小與解析度之透過型 TFT-LCD 需要 250mW，有機 ELD 需要 400mW；另外，可抑制畫面閃爍且可降低 Frame Rate 也是 AM 抑制之優點，但是為實現 AM 抑制必須要降低因畫素的散亂造成靜電容量的問題，因此，Oil 注入製程等製造面的精度提昇是當務之急。

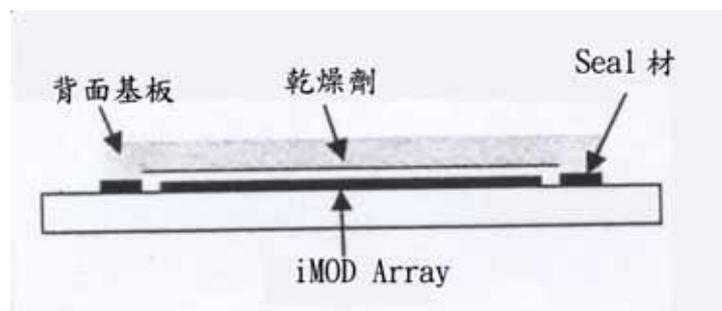
在玻璃基板上設置MEMS Base之顯示媒體

Qualcomm 公司發表將 MEMS Base 之反射型 Display 「iMOD」移載至玻璃基板 (370x470mm) 上之新製程技術, iMOD 的顯示原理是使以微細構造反射之光的干涉、散亂之相互作用來顯影或消影之構造, 此現象稱為構造色, 以 MEMS 當作顯示體, 是因微細構造動作讓構造之 Pitch 改變而選擇反射光的波長之故, iMOD 的構成是以 Air Gap 與介電體分隔之 2 片的導電性反射膜 (Membrane), 使 Membrane 動作以改變 Air Gap 來決定可視光之波長。

最大的特徵是採用機械式的 MEMS, 實現雙安定性之 Display, 可記憶以微少電壓儲存之資訊, 但以 MEMS 之半導體製程製造顯示體是一大問題, 目前雖是在 6 吋晶圓上製作 iMOD Array, 但還不確定能否應用在大面積 FPD 製程中, 而這次發表之新製程技術僅需針對 TFT-LCD 製程作些許的修正便可達到量產。

實驗中假設 FPD 生產線, 並採用 6 吋的玻璃晶圓, 製程中 FPD 與原本有不同爭議的部分以微細之 Membrane 保護, 其他部分可沿用 TFT-LCD 之製程, Membrane 受到可動零件之靜止摩擦力, 可達到沒有摩擦的動作, 因此微小粒子、濕氣、摩耗等必須完全阻隔, 若水分等附著於可動零件, 旁邊的零件會黏著在一起, 造成無法達到抑制的功效, 是故在 Patterning 與 Resist 剝離工程中, 採用氣化之 XeF_2 來作 Dry Etching, 另外, iMOD Array 形成後之封入製程也必須在 Particle-free 的環境下進行。

封入後的面板如圖二十二所示, 前面設置玻璃基板與溝槽, 背面以玻璃基板與前面玻璃基板夾住 iMOD Array 之構造, 背面玻璃基板之溝槽中放入乾燥劑, 可吸收 Seal 材與自面板外部侵入之水分, 並選用含水率低之 Seal 材, 以 2mm 寬印刷 10~30 μm 厚的 Seal 材, 採用厚度 0.2mm 以下之乾燥 Sheet, 進行實際測驗的結果, 在 40°C、90% 的環境下壽命約可達 10 年。

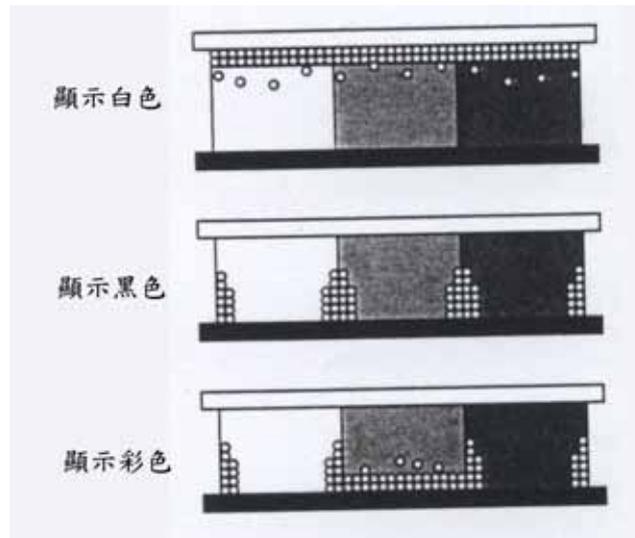


圖二十二 iMOD 的面板構成

以IJ法與Roll to Roll製作彩色電子紙

SiPix 公司發表電泳型 Full Color 電子紙之 Roll to Roll 製程, 採用 Inkjet 作 Subpixel 的塗佈, 不使各著色液混入, 而是使滴入 Microcup 的製程適用於 Roll to Roll 系統。

Full Color 面板採用 Dual Mode 之 TFT Array 基板，如圖二十三所示，白色粒子可上下左右移動來顯示白、黑、R/G/B。



圖二十三 顯示彩色的原理

Full Color 面板製程如圖二十四所示，基本的三個步驟包括(1.)將 UV 硬化樹脂作 Emboss 加工以形成 Microcup 構造。(2.)將 R/G/B 著色液 Dispens 後封入。(3.)將密著層與剝離層 Laminate。Microcup 因做了 Emboss 加工，可形成與 Active Matrix 之 Subpixel 大約相同大小，Microcup 的大小約 40~210 μm ，規格與解析度如表五所示，深約 12~40 μm ，大約等同於 Ink 容量 60~600pL，可充分對應 IJ 的標準滴下量 10~80pL。

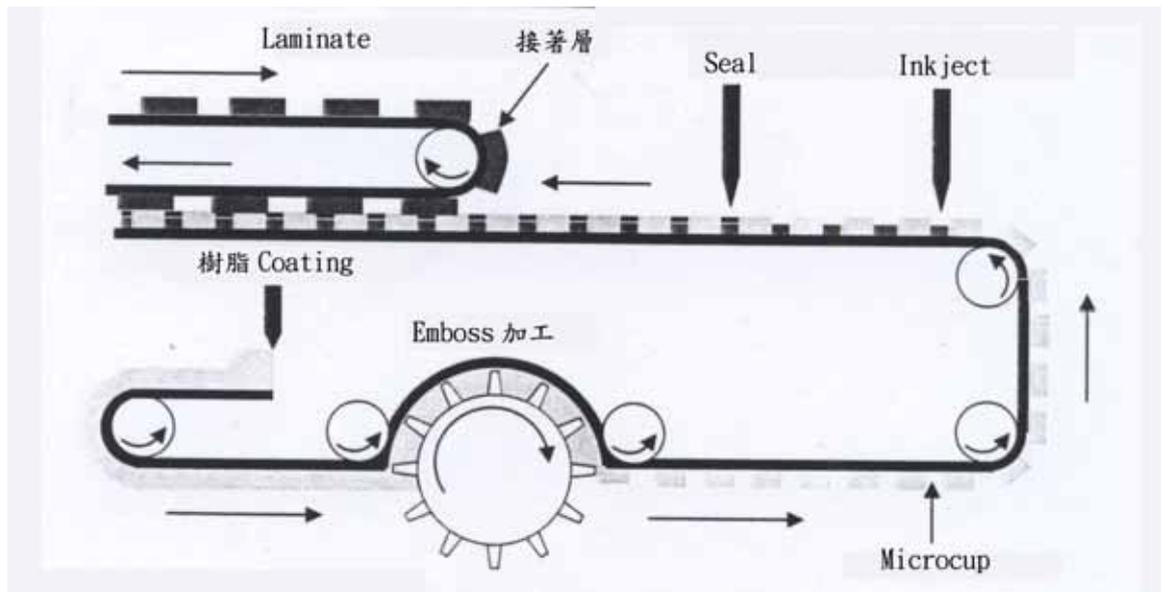
另外，電泳型電子紙雖以著色液使帶電的白色粒子分散，但避免同時以 IJ 法 Dispens，因為著色液與白色粒子的黏度與密度不同，不適用 IJ 法以外，帶電的白色粒子會堵塞住 Nozzle；為得到最佳的著色溶液液滴形狀，設計成低黏度、低表面張力（見表六），但目前只有 2kHz 以下的滴下周波數，未來將溶液物性最適化仍是一大課題。

表五 Microcup 的規格與解析度

Microcup (μm)	Pixel (μm)	解析度 (lpi)
40x120	120x120	211
50x150	150x150	169
70x210	210x210	120

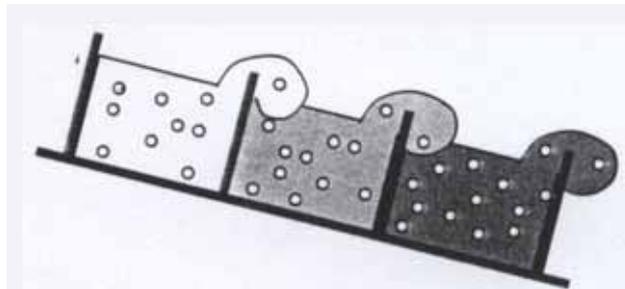
表六 IJ Ink 的液體特性

	黏度 (cps)	表面張力 (dynes/cm)	液體密度 (g/cm^3)
SiPix 方式	~1	17~20	~1.7
一般的 IJ 方式	1~15	24~74	~1



圖二十四 以 Roll to Roll 製作之電子紙的製程

可撓式基板與 Roll to Roll 製程中震動的影響，使得 Subpixel 著色溶液如圖二十五混雜在一起，因此必須在 IJ 法將溶液滴下後，馬上以 Carrier 用溶劑將 Subpixel 著色溶液凝固，在凝固的狀態下散佈白色粒子，Seal 之後再溶解。



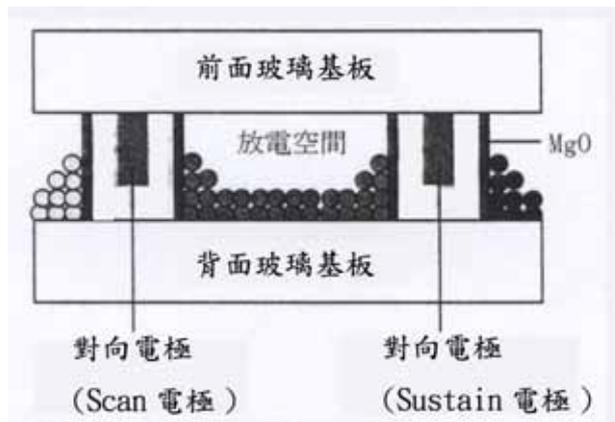
圖二十五 因 Ink 混雜而產生的不良

以對向放電PDP使發光效率提昇

Hongik University 發表對向放電 PDP 之新構造與製程，新構造不只設置在前面基板上，也在 Barrier Rib 內埋入對向電極之 Sustain 電極與 Scan 電極。

圖二十六為面板之構造，這樣的構造有利於高效率化，可使放電 Gap 擴大至最大值，且前面基板上不需要設置 ITO、介電體層、MgO 保護膜，故兩面基板貼合時工程的 Margin 可大幅擴大。

製程首先在 Sub Straight 塗佈 Photo Resist，以 Photolithography 製作 Master Mold，再以 Master Mold 製作在實際製程中應用之 PDMS Elastomer 製 Working Mold，接下來以 Micro Injection Mold 法對 Working Mold 凹部中的 Glass Flit、Ceramics



圖二十六 對向放電 PDP 的構造

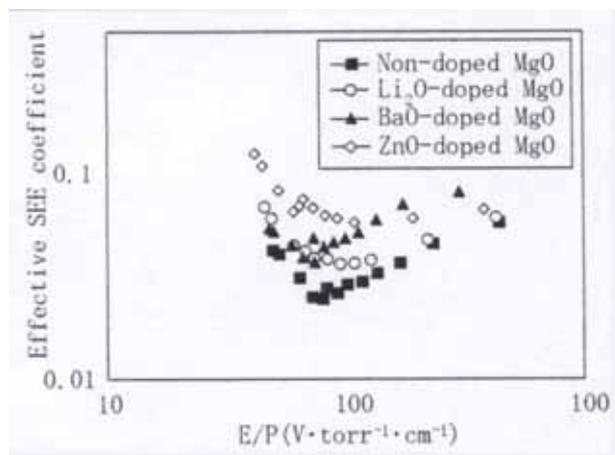
Powder·Binder 等硬化型 Paste 作 Injection，結果完成 Barrier Rib；而後將 Working Mold 在玻璃基板上 Laminate，照射 UV 光使其硬化，最後將 Working Mold 自玻璃基板上剝除，將含有 Rib Paste 的 Binder 作 Burnout。

結果可平均形成 Rib 與 Rib 之間的溝，再以 Dispenser 法在溝中填充 Ag Paste 製成對向電極，與傳統面放電面板相比驅動電壓較低。

[在MgO上Dope ZnO可達高效率化](#)

Pohang University與LG Electronics的團隊發表可達到高效率化之新保護膜；將2次電子放出係數高之ZnO、Li₂O、BaO等Dope在MgO上，應用Dope了以上物質之MgO Pellet，在 5×10^{-7} Torr壓力，與基板溫度 250°C 的環境下，在矽晶圓上蒸著電子Beam，膜厚 700nm，成膜Rate為 2nm/sec，如PDP一般在測定裝置封入 3~20 Torr 的Ne-Xe10%氣體。

結果如圖二十七所示，Dope 了 ZnO 的 MgO 膜的放電開始電壓比 MgO 膜降低



圖二十七 2次電子放出特性比較

40V，而Doped了Li₂O、BaO的MgO膜則比MgO膜降低了20V；另外，只有MgO膜時 γ 為0.032，Doped了ZnO的MgO膜之 γ 為0.048，Doped了BaO的則是0.046，Doped了Li₂O的則是0.047，皆高出只用MgO膜時的數值。

[LG Electronics發表Black Matrix與Bus電極形成法](#)

LG Electronics 發表製程相關之 Black Matrix (BM) 與 Bus 電極形成法；如圖二十八所示，EGS 的特徵為有分 Ag 用與 BM 用 Tape，前者將 Ag 層與 Photo Resist 層分開，首先在前面基板 Laminate BM-EGS，再以 Photolithography 作 Patterning，接下來將以上的步驟重複一次，最後以 580°C×30 分鐘燒成。



圖二十八 EGS 的構成

如表七所示，與傳統的感光性 Ag Paste 相比，Sheet Resistivity 降低了 30%，這是由於 Ag-EGS 分成 Ag 層與 Resist 層的緣故。

表七 Ag Bus 電極材料的比較

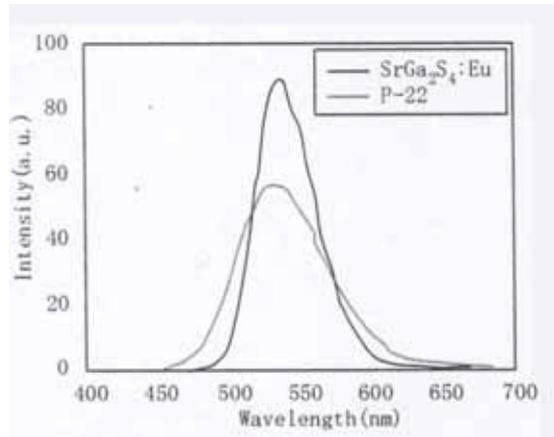
項目	感光性 Paste		EGS	
	Line 寬	80 μ m	59 μ m	73.6 μ m
膜厚	5.2 μ m	6.4 μ m	3.7 μ m	5.4 μ m
Sheet Resistivity 比	2.7 $\mu\Omega \cdot$ cm	3.1 $\mu\Omega \cdot$ cm	1.8 $\mu\Omega \cdot$ cm	2 $\mu\Omega \cdot$ cm

[Samsung SDI發表FED用綠色螢光體](#)

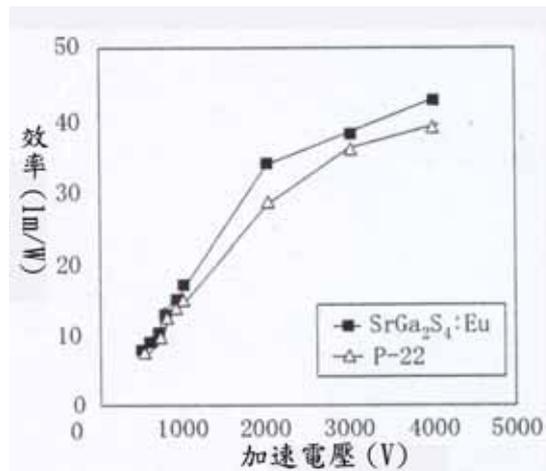
一般的FED螢光體都採用P-22，這是因為P-22 最適合CRT的加速條件，但用在FED的話就不一定了，於是Samsung SDI開發出SrGa₂S₄:Eu之綠色螢光體。

圖二十九為發光Spectre之比較，SrGa₂S₄:Eu與P-22 相同有 535nm Peak，另外，

發光 Spectre 為 Sharp 的 Deep Green，色度為 $x = 0.270$ 、 $y = 0.686$ ，比 P-22 的 $x = 0.290$ 、 $y = 0.614$ 來得高，發光效率也比 P-22 高出約 10%，如圖三十所示；加速電壓 4kV 時可達 43 lm/W 高效率，故相同電壓時，亮度可提升約 30%。



圖二十九 FED 用綠色螢光體之發光 Spetre



圖三十 FED 用綠色螢光體之發光 Spetre

實際上製作出 Triode 構造之 CNT-FED 後發現，色再現性比 P-22 高 15%，NTSC 比 85%。

E Express 2006 年 7 月 15 日號