



從矽晶片到系統整合：AI驅動下先進電子構裝材料的變革與展望

技術主編：陳凱琪 K. C. Chen

現職：工研院(ITRI) 材料與化工研究所 先進電子構裝材料研究組 正研究員/副組長

學歷：國立交通大學(NCTU) 應用化學所 博士

專長：高分子材料、光電封裝材料、半導體封裝材料

隨著AI與5G技術的快速發展，雲端伺服器、邊緣運算與網通設備的需求大幅增加，也帶動了晶片設計與構裝材料的全面升級。NVIDIA幾代的產品從Hopper到Blackwell均採用台積電所開發的CoWoS (Chip-on-Wafer-on-Substrate)技術，成為高效能晶片封裝的代表，廣泛應用於GPU與AI；而今(2025)年即將問世的Rubin產品，為了達到更高效能、更高產能，可能採用新型態的CoPoS (Chip-on-Panel-on-Substrate)技術，甚至有用PCB取代IC載板的CoWoP (Chip-on-Wafer-on-PCB)新構裝技術開發構想，在在均顯示了新構裝型態的需求持續增長以及重要性。

建構優異的新型態構裝，需要性能良好的構裝材料支撐。今年SEMICON Taiwan 2025展會中，在「異質整合概念區」與「扇外型封裝專區」中展示了Chiplet、3DIC、FOPLP等技術，並強調材料在封裝精度、散熱管理上都扮演了相當重要的關鍵角色，顯示構裝材料在AI時代的重要性日益提升。根據工研院最新報告，2025年第二季台灣電子材料產值達新台幣2,190.5億元，年增12.4%，其中構裝材料受惠於AI與高效能運算需求，成長動能強勁。

本期「AI世代構裝材料技術」專題特別針對AI應用所需的構裝材料技術與發展趨勢進行探討。工研院產科國際所從市場的角度，針對AI構裝需求強勁的中介層、異質接合與IC載板材料進行分析論述；電光系統所將傳統FEM整合新模組架構CNN模擬工具，加速封裝從設計到成品的研發效率。同時，材化所針對異質整合構裝中混合鍵合(Hybrid Bonding)材料與影響整體構裝甚鉅的封裝材料，進行最新的構裝技術與未來趨勢探討。

在全球半導體競爭格局日益複雜的今天，環球晶圓董事長徐秀蘭亦直言：「未來的卡點，可能不再只是製程，而是關鍵材料。」台灣構裝材料廠商紛紛積極投入先進構裝材料的上/中/下游研發，期望在5G、AIoT、AI等應用浪潮中，強化台灣在全球半導體供應鏈中的競爭力。展望未來，全球半導體市場需求依然旺盛、台灣構裝材料產業將持續朝高值化、低碳化與智慧製造方向發展，相信能成為推動半導體創新與永續的關鍵支柱。🌐