



先進半導體構裝的幕後推手 —新世代構裝材料技術

技術主編：陳凱琪 K. C. Chen

現職：工研院(ITRI) 材料與化工研究所 先進電子構裝材料研究組 正研究員/副組長

學歷：國立交通大學(NCTU) 應用化學所 博士

專長：高分子材料、光電封裝材料、半導體封裝材料

時間很快地來到了2024下半年，各家手機品牌，像是Apple、Google等紛紛推出新一代的高階手機。要支援越來越快的資訊處理速度與在手持式裝置中加入AI的元素，無疑需要更快速的晶片支撐，9月上市的iPhone 16中搭載的A18晶片，已經使用台積電的3 nm製程。而要讓晶片能維持高速、持續穩定的運作，其中一個重要的幕後功臣即是高階的半導體封裝技術。在科技大爆發的現在，我們有幸以優異的半導體技術讓世界看見台灣，先進半導體構裝材料技術無疑是當前電子產業中至關重要的一環。隨著科技的迅速發展，對於材料特性和可靠性的要求都日益提升，本期的專題要與大家分享先進半導體構裝技術的幕後英雄—高性能構裝材料技術。

AI是現在高階科技的代名詞，要執行AI或5G等高速運算能力的網通設備、雲端伺服器、邊緣運算等應用，需要新的構裝技術支持，也帶動了高階構裝材料市場需求。本期我們將從2.5D/3D等先進封裝技術出發，瞭解先進封裝中所需要的構裝材料技術；並從全球市場中對伺服器、高速運算設備與消費性電子產品等對晶片的需求、進一步探討未來高階構裝材料技術的市場趨勢。當處理器的速度變快，需要輕薄高功率的元件產品，同時也使得晶片的操作溫度提升至200°C以上，熱管理是維持高效率晶片的重要功課，高可靠度的封裝材料則能讓封裝品質穩定，這次我們也針對高導熱的黏晶材料、高功率元件模組封裝材料所需的特性以及目前的技術現況進行說明。除了讓晶片維持高速運算之外，讓訊號穩定傳輸也需要仰賴高品質的IC載板，本期探討構裝技術所需的厚膜光阻材料與塗佈技術，因具備高效率、高品質與環保等優勢，於扇外型大面積封裝(FOWLP)中被廣泛地研究與應用。隨著電晶體微縮技術的進展，異質整合堆疊技術是維持高效能低功耗的重要技術，為解決高密度構裝(高I/Os)的限制，卓越的混合接合技術能突破傳統構裝技術受限的挑戰，並且在接合溫度上朝向低溫銅對銅接合技術布局。

先進半導體構裝材料技術不僅影響著電子產品的性能和可靠性，還將深刻影響未來科技的發展方向。在台灣於半導體及半導體構裝技術都居全球領先地位的此刻，我們致力發展並深耕國內高階電子材料技術，期望後續也能在整體的半導體產業鏈扮演更重要的角色，為電子產業帶來更多的可能性。🔗