

半導體電晶體的

閘極 (gate)

會小到什麼程度？

半導體電晶體的閘極越小性能越好，到2010年其尺寸將達45奈米。

東西越做越小就是好嗎？說實在的，積體電路晶元(IC)構建的半導體電晶體就具有那樣的性質。讓半導體電晶體的閘極縱橫尺寸按比例縮小，同時和作用電壓也按比例降低為k分之一時，則消耗的電力減為 k^2 倍分之一，而且計算速度也會快k倍，無疑是好事一樁。

因此，在這個原則下，半導體電晶體就會漸漸微細化，同時同樣的面積可容納的元件數也就增加了，一樣的價格，IC的性能每3年就以4倍的比例大幅提昇；有名的摩爾定律*就是這樣來的。在這個嘉惠下，現在的電腦具有以前高速電腦的性能。這樣的IC技術就把代表網際網路的資訊技術(IT)成為人們生活手邊的東西。

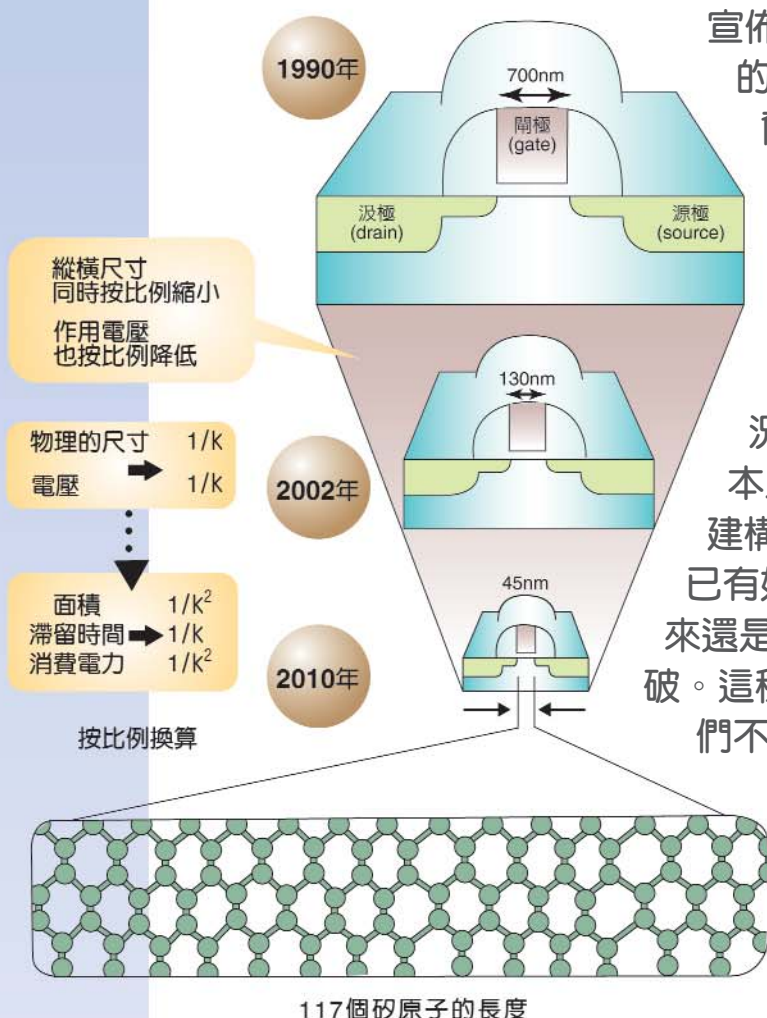
如圖1所示，市面上處理器

[MPU(microprocessor unit)]的電晶體閘極尺寸，最新的是130奈米(nm)，全球半導體廠家設定的目標則是到2005年降為65nm，到2010年更達45nm；45nm的長度，相當於僅可納入117個矽原子。

據網站Silicon Strategies報導，雖然全球最大晶片供應商英特爾(Intel)宣佈調降2003年資



(圖一) 半導體電晶體大小的歷史



本支出，但該公司仍然對提升製程技術不遺餘力。英特爾於1月15日宣佈將自行開發供65奈米製程使用的光罩，用以生產處理器。英特爾將自2003年開始，以90奈米製程生產處理器，65奈米製程則預定於2005年導入生產線。

長久以來，IC隨著光罩微影加工技術之發展而進步，但是對閘極45nm的電晶體製作，現況下要用過去的技术來構裝，基本上是有困難的，除非有新的IC建構思維。以IC的縮小歷史，迄今已有好幾次被稱之達到極限，但是後來還是為研究人員的創新技術所突破。這種超越的難度越來越高，未來人們不得不全心全力寄望於奈米技術，因為奈米技術是操控原子或分子的技術，只有藉助它才有可能實現原子級的新世代IC。至於半導體電晶體的閘極會持續小到什麼程度，根據日本電波新聞在2002年12月11

日第7版的報導，美國IBM公司開發出閘極僅及6nm的半導體電晶體，據云為目前全世界最小的電晶體。以全球半導體廠於2001年所訂的國際技術Road Map來看，其目標值為2016年之前半導體電晶體的閘極達9nm以下，顯然IBM公司已領先群雄，提前超越此目標值。IBM公司係利用248nm波長的微影蝕刻技術(Lithography)，在SOI(Silicon on Insulator)晶圓上實現了此新電晶體。唯何時可付諸量產，該公司並未明確表示。亦即半導體電晶體奈米化尚需考量另一個層面，即製程的良率是否可商業化生產，所以在材料、設備、製程條件等奈米化研發的整合上，猶有待各界努力深耕。(工研院材料所 郭東瀛)



摩爾定律：為英特爾名譽董事長Gordon針對IC製造技術所提出的經驗法則，指出IC上可容納的電晶體數目，每隔18個月便會增加一倍，性能亦將提升一倍。