

具路徑相依特性之熱應力問題的次模型分析方法

黃東鴻* 賴逸少**

日月光集團高雄廠應力可靠度實驗室

*專案工程師 **資深工程師

摘要

若需考量大尺度模型的局部力學行為，在有限元素分析中，通常藉由對局部結構縮小網格的方式加以計算，直到能夠獲得適當解為止。對此類問題而言，次模型分析是另一種求解的方式。它能在適度的計算量下，對局部行為提供精確的數值解。根據聖維南定理，次模型的邊界必須遠離欲分析的局部結構。此外，對具有路徑相依本質的問題也需要特別的處理。本文針對具有路徑相依特性的熱應力問題提出一個無先驗假設的次模型分析程序，並分別以雙材料梁及凸塊晶片承載封裝體驗證與展示此分析程序，在預測熱循環疲勞壽命上的應用。此次模型分析程序，有助於進行電子封裝體疲勞壽命的數值分析。

關鍵詞

次模型、安南德黏塑性組成律、有限元素分析、電子封裝、熱疲勞壽命、凸塊晶片承載封裝體

緒論

體積微小化與高I/O密度為封裝體演化的趨勢。然而數目龐大且結構微細的鐳錫接點，使數值模型在建構與運算上遭遇極大困難。在有限的計算資源下，完整的三維熱應力分析通常是無法執行的。因此在數值分析前必

須對鐳錫接點進行結構上或模型上的簡化，如參考文獻1~5所示。除這些簡化方法外，若需考量大尺度模型的局部力學行為，也可運用次模型分析技術。其分析步驟為先建構簡化的全域模型，再建構獨立的次模型，以涵蓋欲求解局部區域的詳細結構。解出全域模型位移場後，內插至次模型邊界

成為其位移邊界條件後，再次求解。如此即可以兩步驟求得局部微細結構上的數值解。值得注意的是，次模型邊界須遠離局部結構，以符合聖維南定律。此外，具有路徑相依特性的熱應力問題須運用特殊的求解方式。

本文針對具有路徑相依特性的熱應力問題，提出一個無先驗假設的次模型分析程序，並分別以雙材料梁及凸塊晶片承載封裝體驗證與展示此分析程序，在預測熱循環疲勞壽命上的應用。此次模型分析程序有助於進行電子封裝體疲勞壽命的數值分析。

路徑相依問題之次模型分析

以下列出與路徑相依之熱應力問題的次模型分析步驟，其ANSYS APDL分析程序見附錄。

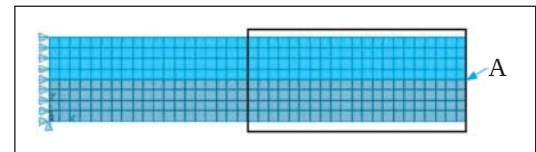
1. 建構全域模型與次模型。
2. 將全域模型依熱荷載歷程分段求解，並記錄各個增量解。
3. 將全域模型位移場第一個增量解內插至次模型邊界上，以此邊界條件和此增量之熱荷載狀態共同求解。
4. 在上次增量求解後之次模型邊界上，內插此次增量之全域位移場，並配合此增量之熱荷載狀態共同求解，直至熱荷載歷程結束。

本節以雙材料梁驗

證此次模型分析程序。此梁長10公尺、寬1公尺，由兩層等厚的等向性材料矽與低共熔錫鉛合金組成。組成材料之彈性性質以三次多項式 $a_0 + a_1T + a_2T^2 + a_3T^3$ 描述（ T 為絕對溫度），列於表一。

這兩種材料常見於電子封裝產業。在封裝產品的工作溫度範圍內，低共熔錫鉛合金的變形機制由穩態潛變所主導，而穩態潛變可藉廣義Garofalo-Arrhenius方程式描述。本文使用九參數之安南德黏塑性組成律^[6]，並使用Zahn^[5]所提出的參數。

雙材料梁的有限元素全域模型與次模型（黑色框線）如圖一所示。全域模型為二分之一對稱。兩模型均使用二次四邊形元素。為達驗證目的，全域模型與次模型的有限元素網格設



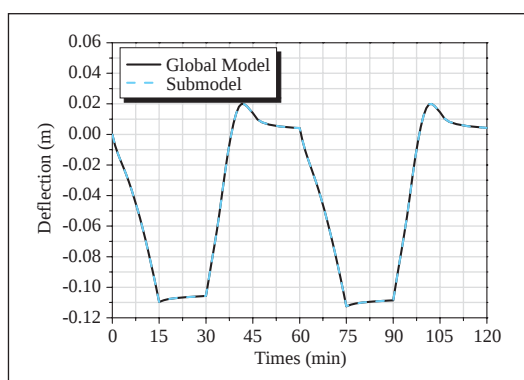
▲圖一 全域模型與次模型的有限元素網格

表一 矽與錫鉛合金之彈性性質^[5]

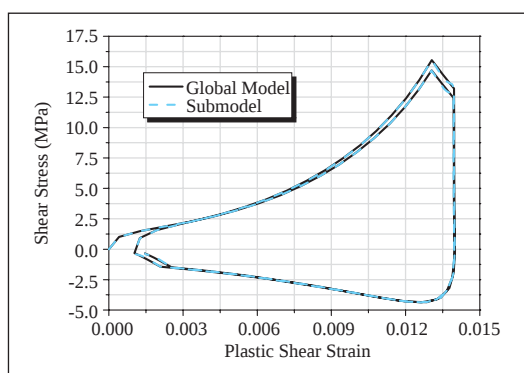
材料	楊氏模數(GPa)	熱膨脹係數(ppm/°C)	泊桑比
矽	131	$a_0=5.9$ $a_1=6.3 \times 10^{-2}$ $a_2=-1.6 \times 10^{-4}$ $a_3=1.51 \times 10^{-7}$	0.278
錫鉛合金	$a_0=75.84$ $a_0=-0.15$	24.5	0.35

為一致。此梁承受介於 125°C 與 -40°C 間的溫度循環荷載：15分鐘冷卻至低溫、15分鐘維持在低溫、15分鐘加熱至高溫、15分鐘維持在高溫。

比較全域模型與次模型在圖一中端點A之變位歷時（圖二）與剪應力對塑性剪變遲滯迴圈（圖三），可知全域模型分析結果與次模型分析結果匹配，證明本節所提出之次模型分析程序可運算具有路徑相依特性之熱應力問題。



▲圖二 端點變位歷時



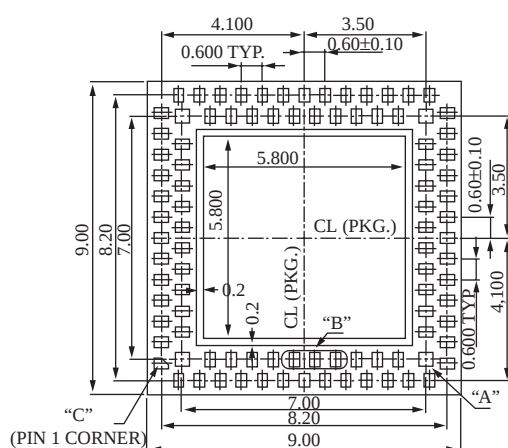
▲圖三 剪應力對塑性剪變之遲滯迴圈

封裝體之熱疲勞壽命預測

本節以次模型分析預測凸塊晶片承載封裝體(BCC)在溫度循環測試下之疲勞壽命。此封裝體尺寸為 $9\times 9\times 0.8\text{ mm}^3$ ，包含 $5.08\times 5.08\times 0.28\text{ mm}^3$ 矽晶片與 $5.8\times 5.8\times 0.0254\text{ mm}^3$ 銅墊，以96個 $75\mu\text{m}$ 高之端子經鉛錫連結到厚 1.6 mm 之電路板，如圖四所示。鉛錫接點間距為 0.6 mm ，尺寸為 $0.4\times 0.3\text{ mm}^2$ ，迴錫後高度為 $51.48\mu\text{m}$ 。圖五為接點之截面形狀，由於晶片電訊藉由鉛線連接，在端子上留有鉛線之金球。

圖六為八分之一對稱全域模型，右圖為去除封膠後的放大圖。在全域模型中，接點簡化建構為中空立方體。

圖七所示為次模型。此模型中接點結構建構得十分完整，包括趨近真



▲圖四 凸塊晶片承載封裝體設計圖 (單位：mm)

實的端子形狀、錫錫形狀以及金球。次模型的橫向尺寸為接點間距，厚度包含封膠厚度的八分之一與電路板厚度的四分之一。

除矽與低共熔錫鉛合金之外，其他元件之材料性質列於表二。端子由鎳所組成，而電路板的材料性質在平面方向和厚度方向有所不同。

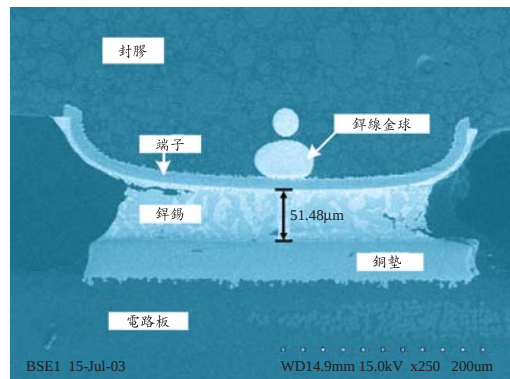
此封裝體承受介於125°C與-40°C之間的溫度循環荷載：15分鐘冷卻至低溫、15分鐘維持在低溫、15分鐘加熱至高溫、15分鐘維持在高溫。假設無應力溫度為封膠固化溫度150°C。疲勞壽命由單次溫度循環所累積的黏塑性應變能密度評估。由分析結果發

現，此項物理量的最大值發生在封裝體對角線角落的錫錫接點上，且集中於此接點的電路板側。本文根據Darveaux^[8]所提出的方法，計算熱疲勞壽命：

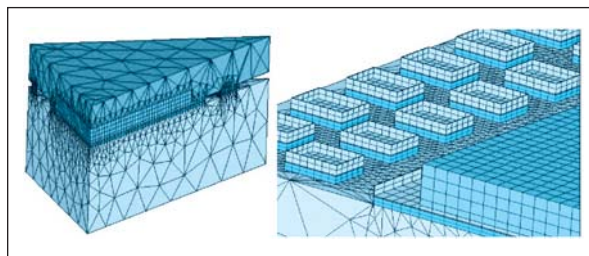
1. 裂縫起始： $N_0 = a\Delta W_{ave}^b$
2. 裂縫成長速率： $\frac{dl}{dN} = c\Delta W_{ave}^d$
3. 特徵壽命： $N = N_0 + \frac{l}{dl/dN}$
4. 不失效壽命： $N_{ff} = \frac{N}{2}$

式中 ΔW_{ave} 為錫錫接點在電路板側涵蓋25.4 μm 厚度之區域的黏塑性應變能密度體積平均值； l 為錫錫接點在電路板側的最小特徵尺寸，本例為0.3 mm。低共熔錫鉛合金參數為 $a = 56300 \text{ cycles/psi}^b$ 、 $b = -1.62$ 、 $c = 3.34 \times 10^{-7} \text{ in/cycle/psi}^d$ 、 $d = 1.04$ 。

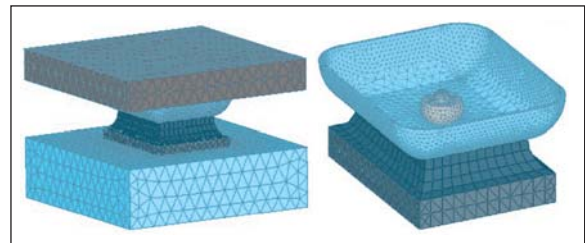
表三為經由全域模型分析與次模型分析所預測的熱疲勞壽命。實際使用十五個試體進行相同條件溫度循環測試，並經二參數韋伯分析所得的封



▲圖五 錫錫接點之截面形狀



▲圖六 全域模型（左）與接點放大圖（右）



▲圖七 次模型（左）與封膠去除時的詳細結構（右）

表二 元件的材料性質^[5,7]

材料	楊氏模數 (MPa)	熱膨脹係數 (ppm/°C)	玻璃轉換溫度 (°C)	泊桑比
封膠	26477	8/36	120	0.3
銀膠	200	90/119	18	0.3
印刷電路板 (平面方向)	$a_0=27923.77$ $a_1=-37.16$	14.5		0.11
印刷電路板 (厚度方向)	$a_0=12203.72$ $a_1=-16.2$	67.2		0.39
鎳	205000	$a_0=5.657$ $a_1=3.247\times10^{-2}$ $a_2=-2.995\times10^{-5}$		0.3
銅	128932	$a_0=13.8$ $a_1=9.44\times10^{-3}$		0.34
金	82700	$a_0=12.576$ $a_1=5.584\times10^{-3}$		0.3

表三 熱疲勞壽命預測

分析模型	ΔW_{ave} (psi)	N_0 (cycles)	dI/dN (in/cycle)	N (cycles)	N_{ff} (cycles)
全域模型	11.55	1069.61	4.25×10^{-6}	3846	1923
次模型	30.80	218.32	1.18×10^{-5}	1219	610

裝體特徵壽命為967次循環。比較數值解與試驗值發現，全域模型分析誤差為298%，而次模型分析誤差僅為26%。由此可知，次模型分析因涵蓋較完整的接點結構而較接近試驗結果。

結論

本文提出與路徑相依熱應力問題的次模型分析方法，並以矽與低共熔錫鉛合金組成的雙材料梁加以驗證，

同時將此分析法應用於預測凸塊晶片承載封裝體在溫度循環測試下的熱疲勞壽命。結果顯示，涵蓋較詳細鉚錫接點結構的次模型分析，所預測的熱疲勞壽命較接近實際試驗值。雖然本文所提出的次模型分析方法的準確性已獲驗證，但次模型分析的可靠度仍受模型尺寸的影響。根據聖維南定律，次模型邊界須遠離所欲求解的局部特徵，而尺寸效應則需要更進一步的驗證^[9]。

參考文獻

1. Corbin, J. S., "Finite Element Analysis of Solder Ball Connect (SBC) Structural Design Optimization", IBM J. Res. Develop., 37(5), pp. 585-596 (1994).
2. Gu, Y., Nakamura, T., Chen, W. T., Cotterell, B., "Interfacial Delamination Near Solder Bumps and UBM in Flip-chip Packages," J. Electr. Pack., ASME, 123(3), pp. 295-301 (2001).
3. Chan, Y. W., Ju, T. H., Hareb, S. A. and Lee, Y. C., "Reliability Modeling for Ball Grid Array Assembly with a Large Number of Warpage Affected Solder Joints," J. Electr. Pack., ASME, 124(3), pp. 246-253 (2002).
4. Kao, C.-L., Lai, Y.-S. and Wu, J.-D., "Application of Incompatible Mesh in Three-dimensional Analysis of Flip-chip Ball Grid Array Assembly," Proc. IMAPS Taiwan Tech. Symp. 2003, pp. 230-235 (2003).
5. Zahn, B. A., "Comprehensive Solder Fatigue and Thermal Characterization of a Silicon Based Multi-chip Module Package Utilizing Finite Element Analysis Methodologies," Proc. 9th Int. ANSYS Conf. Exhib. (2000).
6. Wilde, J., Becker, K., Thoben, M., Blum, W., Jupitz, T., Wang, G. and Cheng, Z. N., "Rate Dependent Constitutive Relations Based on Anand Model for 92.5Pb5Sn2.5Ag Solder," IEEE Trans. Adv. Pack., 23(3), pp.408-414 (2000).
7. Lau, J. H. and Pao, Y.-H., Solder Joint Reliability of BGA, CSP, Flip Chip, and Fine Pitch SMT Assemblies, McGraw-Hill, New York (1997).
8. Darveaux, R. "Effect of Simulation Methodology on Solder Joint Crack Growth Correlation and Fatigue Life Prediction," J. Electr. Pack., ASME, 124(3), pp. 147-154 (2002).
9. Lai, Y.-S. and Wang, T. H., "Verification of Submodeling Technique in Thermomechanical Reliability Assessment of Flip-chip BGA," Proc. IMAPS Flip Chip 2004 Workshop (2004).

附錄

此處以ANSYS應用軟體之APDL語法列出本文所提出的路徑相依熱應力問題之次模型分析方法。

```

!-----!
!-----Load step 1-----!
!-----!

!-----!
!-----Interpolate from global model-----!
!-----!
/filename,global
resume,global,db

/post1
set,1,1
cbdof,nodes,node
finish

!-----!
!-----Solve submodel-----!
!-----!
/filename,submodel
resume,submodel,db

/solu
antype,static,new
outres,all,all

! LOAD STEP 1, SUBSTEP 1
/input,global,cbdo
tref,t0
bf,all,temp,t0-(t0-t1)/NSegment
time,RampTime/NSegment
solve
save
finish

!-----!
!-----Load step m, Substep n-----!
!-----!

!-----!
!-----Interpolate from global model-----!
!-----!
/filename,global
resume,global,db

/post1
set,m,n
cbdof,nodes,node
finish

!-----!
!-----Solve submodel-----!
!-----!
/filename,submodel
resume,submodel,db

/solu
antype,static,rest
/input,global,cbdo
tref,t0
bf,all,temp,t0-(t0-t1)/NSegment*n
time,RampTime/NSegment*n
solve
save
finish

```