

CNT-FED技術

張悠揚
工研院電子工業研究所
平面顯示器開發組 課長

摘要

奈米科技近年來備受各方矚目，各國政府也希望藉由此技術來帶動產業的升級，所以就奈米技術的相關應用研發多予以重點支持，如日本經產省出資20億日圓，支持其國內企業將奈米碳管應用於場發射顯示器中做為電子發射源的研發就是一例。而奈米碳管場發射顯示器引人注目的重點，就在其提供了利用低成本且可大面積化生產之厚膜製作技術，來實現省電高效率、顯像品質高穩定性，且輕薄無視角之大尺寸平面顯示器。

關鍵詞

奈米碳管(Carbon Nanotube; CNT)、場發射顯示器(Field Emission Display; FED)、電子發射源(Emitter)

What is FED?

所謂的場發射顯示器(Field Emission Display; FED)，乃由真空封裝技術將電子發射源(Emitter)所在之場發射陣列(Field Emission Arrays; FEA)所構成之陰極板或稱下板，加上具有可電激發光之螢光粉層的陽極板或稱上板，組合於一由固定高度之支撐柱(Spacer)所隔開的高真空($10^{-6} \sim 10^{-7}$ Torr)環境

下，利用FEA所產生的電子束，經3~8 KV之陽極電壓加速撞擊其所直接投射對應之陽極板上的螢光粉使其發光，因此其發光機制是與目前家用的陰極射線管電視(Cathode Ray Tube TV; CRT TV)一樣，而不同處只在於其電子發射源由單槍或三槍的熱電子槍變成一由無數個冷電子發射源組成的場發射陣列（圖一）。故FED又名「ThinCRT」，為一具備高亮度、高效

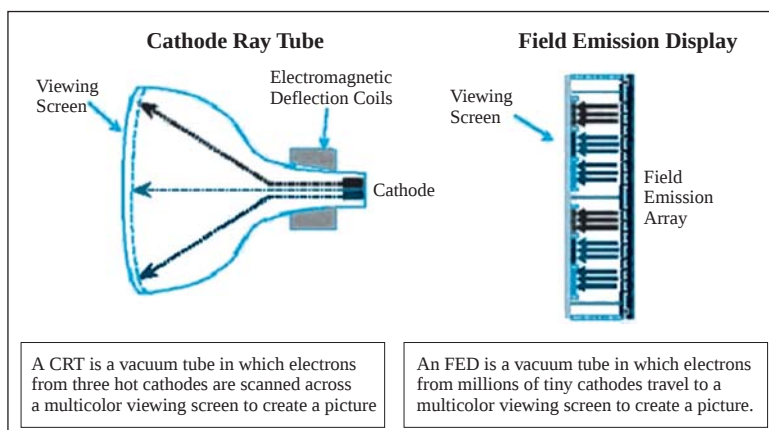
率、省電、無視角、全平面及輕薄化的自發光型顯示器。

場發射技術的發展可追溯至1928年，由 R.H. Fowler和 L.W. Nordheim共同發表一篇應用量子力學來解釋及計算，以金屬材料做為Emitter之場發射理論的文章及公式。但是一直到1968年，C. A. Spindt才利用半導體薄膜製程技術，成功地在基板上製作出一二維分佈 (X-Y Matrix)的 FEA (圖二)，開啓了真空場發射元件的新紀元。在Spindt-type FED的設計中，為了提高場發射電流的密度，在FEA中的每個像素(Pixel)，是由複數個子像素(Subpixel)與發射尖端(Tips)即電子發射源排列組合而成，這些發射尖端的材料一

般以鉬金屬(Mo)為主，當施加足夠之電壓差(V_{gc})於閘極(Gate)與陰極(Cathode)時，因量子穿隧效應(Quantum Tunneling)，電子易由陰極上之發射尖端穿越金屬表面之位能障壁進入真空區，然後順著陽極與陰極之電場方向被陽極接收，產生電流(I_a) (圖三)，場發射顯示器便是利用這些受電場作用而產生的高能電子撞擊陽極上的螢光粉而發光。此結構因具陽極、閘極及陰極，故為一標準三極結構(Normal Triode Structure)，又稱其為標準閘極結構(Normal Gate Structure)。

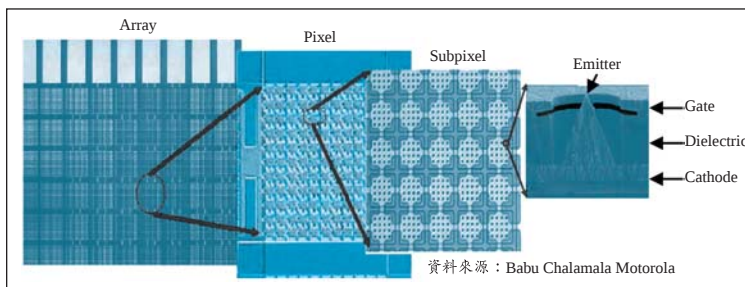
Why is CNT-FED?

由場發射的理論中，可以得知場發射元件的工作方式需要有高電場施加於Gate與Emitter之間，進而將電子從Emitter中拉出來，再由陽極收集電子。而想要在較低的工作電壓下於Emitter上產生足夠強



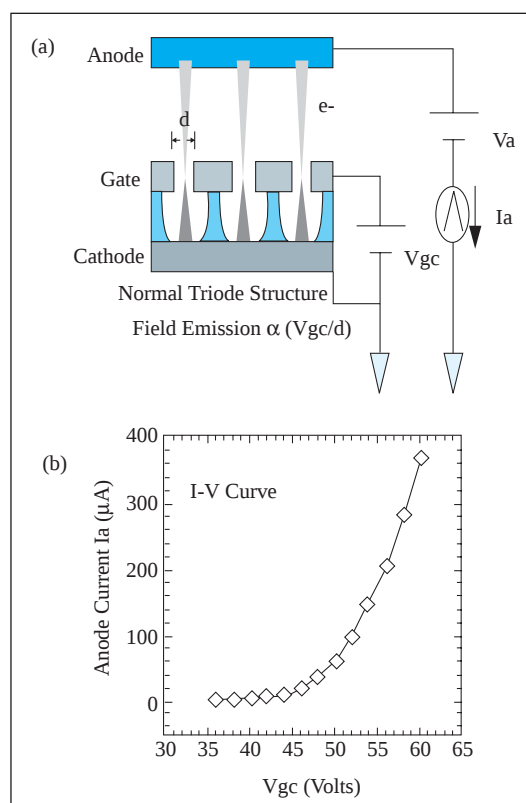
▲圖一 場發射顯示器面板與陰極射線管之結構比較

►圖二 薄膜式Spindt-type FED場發射陣列(Field Emission Arrays; FEA)的俯視圖及單一電子發射源的剖面圖



的電場，最簡單的方式就是將Emitter做成尖錐狀或縮短Gate與Emitter間的距離，即縮小 Gate Hole直徑。但以傳統之半導體技術與斜角蒸鍍法欲同時製作出一具小Gate Hole，及小曲率半徑之Tip-emitter的FEA是一相當困難的技術，故尋求其它的製程手法就成了目前Spindt-FED研發的主題，如Micron Technology, Inc.提出之Hard-mask技術(US Patent No 6,573,023)等。

就產業面來看，以真空薄膜製程來製作FED，其建廠的投資額大且受限於製程技術，因此市場將定位於中、小尺寸，而此市場之競爭者眾，

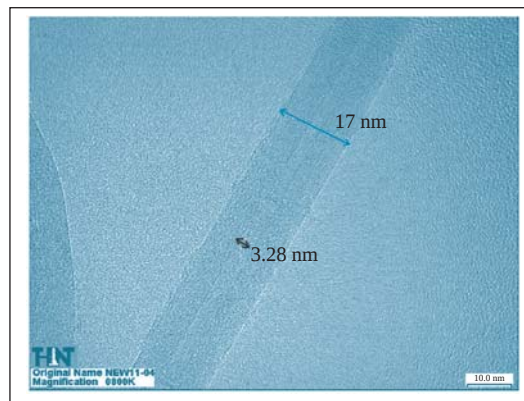


▲圖三 Spindt-type FED (a)結構示意圖；(b) I_a - V_{gc} 曲線

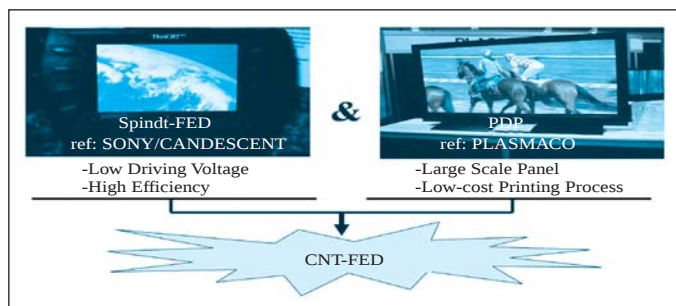
例如：TFT-LCD (Thin-film Transistor Liquid Crystal Display)與AMOLED (Active Matrix Organic Light Emitting Display)等。雖然 FED在高亮度、無視角及環境的容忍度上令其可用於軍事、儀器及汽車等用途，但其屬於需求量低之利基市場，因此若想將FED的應用朝大尺寸的家用TV發展，則需重新考量其Emitter材料與製程方法。

再由Emitter來說，一般FEA均採用Spindt-tip（如Mo-tip及Si-tip等），欲由薄膜製程製作表面曲率半徑小且一致的Emitter-tip已屬不易，然這些Emitter還容易因電阻抗產生之熱累積，使得Tip的曲率半徑變大，或Emitter-tip表面受污染與氧化，使得其表面位能障變大，而增加電子發射所需的電場強度。此問題，直到1991年NEC的飯島澄男教授(Prof. S. Iijima)發現奈米碳管(Carbon Nanotube; CNT)後，才有重大的轉機。CNT為一直徑只有數個到數十奈米(nm)的多層管狀碳材，圖四為一內/外徑 3.28/17nm的奈米碳管。經國際上許多的單位投入研究其特性，得知其具有高的機械強度、熱傳導性、化學穩定性及良好場發射特性。1995年由 A.G. Rinzer等人首先由單一根奈米碳管量得雷射放射引致電子場發射效應，而De Heer等人更將奈米碳管製成一場發射電子源陣列，於 $10 \text{ V}/\mu\text{m}$ 電場下即有 $J = 0.1 \text{ mA}/\text{cm}^2$ 之電流密度（一般 Mo-tip的起始電壓約為 $70 \sim 80 \text{ V}/\mu\text{m}$ ），自此開啓

了奈米碳管在場發射領域之應用，也提供了克服上述問題的一個方法。製備CNT的方法一般可分為三種：電弧放電法(Arc Dis-charging)、雷射激發法(Laser Ablation Method)及化學氣相沉積法(Chemical Vapor Deposition Method; CVD)。依據不同之成長方法，CNT的型態一般可分為直徑數個奈米寬的單層奈米碳管(Signal Wall Nano-Tube; SWNT)及直徑數十個奈米寬的多層奈米碳管(Multi Wall Nano-Tube; MWNT)，且因碳原子於CNT結構中排列方向的不同，又使CNT具有不同的導電性質（導體或半導體），而何種結構的CNT較適應用於FED，目



▲圖四 SEM-多層奈米碳管(MWNT)



▲圖五 厚膜CNT-FED的研發概念示意圖

前各國廠商及研究機構皆有不同的看法，1999年Samsung因所製作的SWNT的起始電場為 $1.5 \sim 2.1 \text{ V}/\mu\text{m}$ ，低於MWNT的起始電場，故使用SWNT當作其電子源；但在2003年的SID會議上，日本的Noritake公司則使用雙層奈米碳管來開發FED技術。

而且從製程開發技術間的搭配選擇性來看，應用CNT於FED之製程技術開發，因CNT的驅動控制電場遠小於Mo-tip，故Gate Hole尺寸不再嚴格的要求需在 μm 等級以下，而可以為數十 μm ，所以結構製作將不再只限定為薄膜技術，而可選用與如PDP具低成本及大面積化之厚膜製程技術搭配，進而達到大尺寸、低成本及高品質之需求（圖五）。以下之CNT-FED的製作介紹將著重在CNT-emitter與厚膜技術之搭配上。

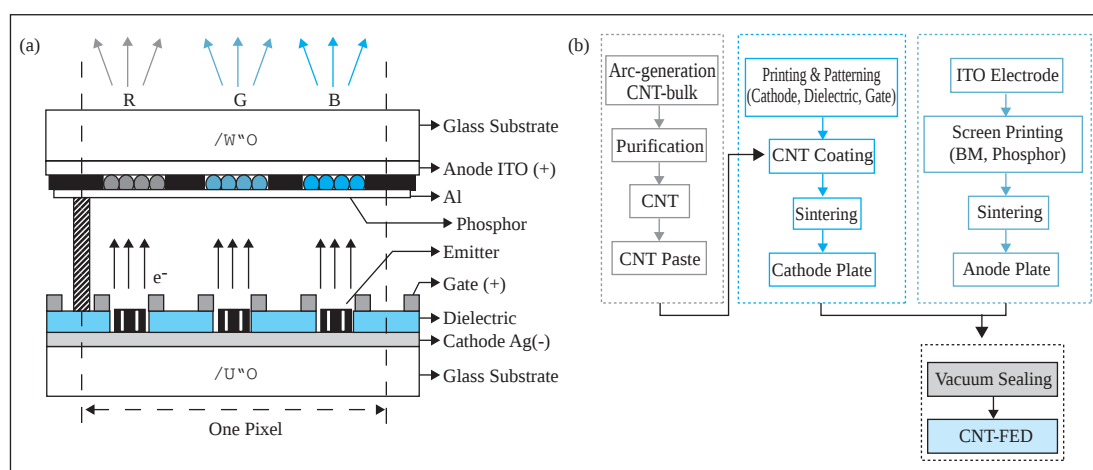
How to make a CNT-FED?

CNT-FED的結構與製程技術概括分成下板或稱陰極板、上板或稱陽極板及真空封裝技術三大部份（圖六）。由圖六(a)的結構示意圖來看，可知陰極板的組成有玻璃基板、陰極層(Cathode Layer)、介電層(Dielectric Layer)、閘極層(Gate Layer)及奈米碳管電子發射源。CNT-emitter的放射電子與否及放射電流大小，是由閘極與陰極間的電壓差來控制。陽極板的組成有玻璃基板、透明導電陽極(ITO

Anode)、螢光粉(Phosphors)、可提高色純度或對比的黑色矩陣(Black Matrix; BM)及可將螢光粉受激產生的可見光反射的鋁膜反射層。因整個元件與Spindt-type FED同樣具有陰極、閘極及陽極三個控制電極且剖面結構相同，故此結構也稱為Normal Gate CNT-FED。

製作三極結構之CNT-FED，首要課題即為該使用何種製程作出閘極洞，及如何將CNT-emitter塗佈於閘極洞內裸露出之陰極上，且能控制其圖案及表面形態，避免造成閘極與陰極的短路。由圖六(b)之CNT-FED製作流程來說明，除了陽極之ITO外，上、下板之所有各層皆可利用網印法(Screen Printing)塗佈來完成，但為了提高顯示元件之解析度，亦可利用網印法搭配噴砂法或黃光製程，以開出圖案更精細的閘極洞。至於CNT-emitter之製

作，一般可採用網印法、黃光法、電泳法或化學氣相沉積法。網印法是利用電漿放電法先製作出CNT並經純化，再將其與有機材料混合及均勻混拌、過濾與流變性調整成可網印的漿料後，利用網版印網把網版上的圖案(Pattern)轉寫到陰極上。黃光法是將CNT與光阻混合後塗佈於陰極上，再利用曝光及顯影定義出圖案。電泳法則是將CNT混合於溶液中，並使CNT粉體帶電荷，在外加電場下使CNT附著於陰極上。以上三種方法皆是先取得CNT再製作成製程所需的中間材料後，才完成CNT-emitter的製作，故稱其為間接法。而化學氣相沉積法可直接於陰極上成長出CNT-emitter，故稱為直接法。理論上來說，化學氣相沉積法較能有效的在三極結構上製作出具定向排列的CNT-emitter，然而若要在玻璃基板上直接成長碳管，則因受



▲圖六 CNT-FED (a)結構示意圖；(b)以網印法製作CNT-emitter之全厚膜製作流程圖

限於玻璃基板的受熱變形性考量(Strain Point 570°C; Asahi PD200)，不可超過565°C，故如何在低溫下成長出適用於FED的碳管是一大問題，另一問題即大尺寸CNT-CVD機台的開發。因此現今的面板技術開發以間接法製作CNT-emitter為主，CVD法正努力研發中。

目前陰、陽極板之電極、介電層與螢光粉製程，基本上遵循PDP的製程發展而演進，但搭配CNT-emitter之CNT-FED的完整製程技術則尚未標準化，且為了得到更佳的影像顯示品質，不同於一般Normal Gate的結構設計與相關技術也會一直受到矚目。

CNT-FED的研發成果及現狀

1. 台灣，工研院電子所：目前將Normal Gate結構所需之材料與製程整合完成，採用全厚膜網印與黃光技術建立完整的實驗製作線，並完成QVGA(240×320×RGB)解析度的10吋Normal Gate三極面板技術開發。圖七說明其FEA的設計是由80 μm×250 μm的Gate Hole組成，當R、G、B三色螢光粉同時在2000伏特之陽極電壓與150

伏特之閘極電壓下點亮時，將呈現的高亮度白光(≥300nits)。目前正積極朝大尺寸面板開發中，同時為了提高元件的特性均勻性等，也開發搭載低溫多晶矽薄膜電晶體(LTPS-TFT)的主動式CNT-FED。

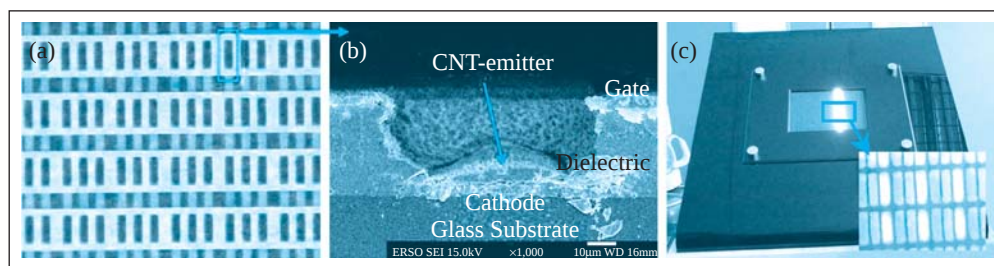
2. 台灣，東元奈米應材股份有限公司：移轉工研院電子所技術，並採用Arc-discharge的CNT-emitter製作出解析度256×64的4吋單色車用顯示器(圖八)，目前正朝大尺寸面板開發中。

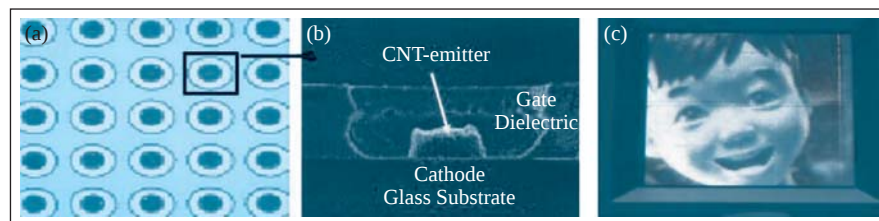
3. 韓國，三星電子(Samsung)：以薄膜技術製作10 μm Gate Hole的Normal Gate Structure搭配厚膜黃光法製作的CNT-emitter，完成解析度120×80×RGB的5吋CNT-FED(圖九)，在30伏特的閘極控制電壓下進行影像顯示的亮度大於240nits。但為了更容易製作大尺寸面板的考量，三星電子也開發一新



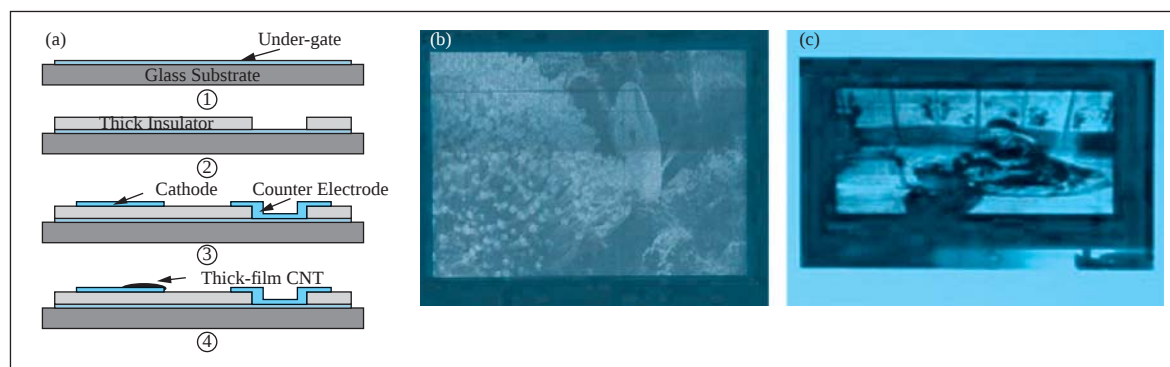
▲圖八 東元奈米應材公司所製作的4吋車用顯示器

►圖七 工研院電子所開發出之10吋Normal Gate CNT-FED。(a)陰極板FEA俯視圖；(b)CNT-emitter剖面圖；(c)面板局部區域點亮及映像放大圖





◀ 圖九 三星電子所展示之5吋Normal Gate CNT-FED。(a)陰極板FEA俯視圖；(b)CNT-emitter剖面圖；(c)動畫影像顯示圖



▲ 圖十 三星電子所展示之Under-gate CNT-FED。(a)Under-gate結構及製作流程示意圖；(b)7吋動畫影像顯示圖；(c)38吋動畫影像顯示圖

的三極結構—下方閘極(Under-gate)結構，並利用厚膜網印法來製作CNT-emitter，已完成7吋面板的開發。更於2003年展示XGA解析度之38吋CNT-FED，不僅操作電壓低於80V，面板亮度可達320nits以上，整個模組的耗電量只有90W（圖十）。

4. 日本，Noritake伊勢電子：使用厚膜網印法將雙層碳管(DWNTs)製作成一Emitter於陰極上，再將一作為Gate的網柵狀的電極板(Grid)組裝於Emitter上，因此將此結構稱為Grid-gate三極結構。已發表解析度 342×68×RGB的 40吋面板。

結論

隨著台、韓、日、美等各單位及

政府的積極投入開發，我們已經看到大尺寸CNT-FED的可行性，對接下來的商品化課題（如：均勻度、色彩飽和度、壽命、可靠度等）雖仍有待改善，不過就其所具備的高效率、省電、高穩定性、影像品質佳、輕薄化及價格低等優點，且符合數位播放時代消費者對顯示器的需求下，CNT-FED仍可視為大尺寸、低成本之平面顯示器開發的最佳選擇。工研院電子所(ITRI/ERSO)從投入此技術開發至今，已完成16篇國際論文發表以及30項國內外專利獲證，故若發展順利，可望在未來的2~3年內協助台灣企業立足於下一代顯示器市場。