

# 薄膜製程與基板的整合應用

工研院工業材料研究所

陶瓷積體電路實驗室 (註)

## 摘要

市場趨勢的微小化及整合化帶動薄膜製程與基板相互整合的技術發展。結合基板表面奈米複合結構操控技術、三維奈米結構薄膜技術、二維奈米量子井結構薄膜技術，構成一種新的薄膜與基板的整合技術佈局，它可以廣泛的運用在感測元件、整合型被動元件、通訊資訊的高頻主動元件，進而成為一智權創新的積體電路製造技術。

## 關鍵詞

平坦化陶瓷基板(Planarized Ceramic Substrates)、奈米結構薄膜(Nano-structure Film)

## 市場趨勢的微小化及整合化

電子產品「輕、薄、短、小」、「個人化」、「行動化」的發展，除了得力於IC製程技術的進步外，也得歸功於被動元件小型化技術的大幅進步。以一支手機為例，在印刷電路板上，主動元件約佔20~30%的面積，被動元件則佔80~70%；未來如何繼續將此被動元件的面積跟重量縮小，成了所有系統商跟被動元件廠商努力解決的課題。就「面積縮小」而言，將被動元件微小化是最直接的想法，而且對被動元件廠商來講，其技術也較容

易達成；此外，另一個重要誘因是在同一基板上，將元件尺寸縮小，以生產更多的數量而降低成本。因此從早期插腳式元件，到現在晶片式元件，手機上最小的零件已經到0201(20×10 mil)，對被動元件廠而言，似乎很順利，但是對於組裝廠而言，這麼小的元件，Pick與Place的精度也相對要求提升，以致成本（設備、良率…）也愈高，甚至高於元件本身的價格，所以微小化目前似乎已達極限。

由於微小化有組裝價格上的瓶頸，而且每一個焊點就代表一個時間與金錢的成本，再加上組裝上的風

險，致整合型的概念就此被提出，顧名思義，也就是一個元件內有電阻(R)、電容(C)和電感(L)任兩種或三種組成。其實類似的產品早就存在，像排容、排阻(Net/Array)等，由同一種阻值(Resistance)的電阻，2顆或4顆或更多以並聯的方式製成元件，排容也是同樣的方式，現在整合型被動元件技術有三種技術正在發展，包括：低溫共燒陶瓷(LTCC)、積體薄膜被動元件(IPD)、嵌入式被動元件(Embedded Passive Device)。

厚膜被動廠商主要發展低溫共燒陶瓷，以日系廠商為主，將不同的粉末添加各式配方，使燒結溫度一致、熱膨脹係數(CTE)接近，在印刷內電極漿料後，以積層的方式重複堆疊壓成塊體，放進燒結爐共燒；LTCC目前已經有量產商品流通，但是粉末配方是各家廠商專利，台灣廠商由於投入太晚，所以在開發上受到諸多的限制，大多只能以高價購買粉末生產。

嵌入式元件或稱內埋式元件，主要是PCB廠發展的技術，將高分子或無機材料印刷到PCB內層，加熱硬化，或者直接將元件置入內層PCB，然後再壓合外層PCB，有如將元件埋在PCB內。這個技術同樣有專利的問題橫在眼前，而且FR-4基材同樣在高頻表現不佳。

IPD主要是歐美廠商在發展，以類似IC的製程，在表面平坦的基板如：Si、玻璃或表面拋光的陶瓷基板上，沉

積金屬或介電材料，然後以黃光、蝕刻定義圖案並且積體化，元件單位面積的密度是三者中最高，線寬/線距在10 $\mu$ m以上，因此設備的花費也不高，但是基板單位體積的成本卻是三者最高，而且在Si上面製作的元件，不適合高頻操作；有鑑於此，工研院材料所陶瓷積體實驗室發展平坦化陶瓷技術，以彌補此一缺點。

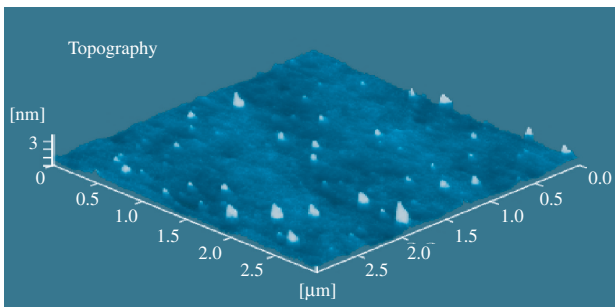
### 薄膜與基板整合技術

承載薄膜的基板一般可以是矽晶圓、玻璃基板、拋光氧化鋁基板、平坦化陶瓷基板，薄膜的備製技術比較常見的有物理氣相沉積法(PVD)、化學氣相沉積法(CVD)、旋轉塗佈法(Spin Coating)，上述薄膜的製備技術常見於半導體積體電路製造業及薄膜電晶體平面顯示器產業裡，也因此製程及材料的智慧財產權所延伸的智權障礙變成一重大議題，文獻(1)已對國際各主要薄膜與基板整合技術策略作全面的比較，讀者有興趣請參考該文獻。工研院材料所陶瓷積體實驗室則發展出以奈米科技為主軸的薄膜技術，成為一條無智權障礙的新材料，是一可供被動元件、感測功能元件、高頻通訊元件、高頻資訊元件應用的奈米結構薄膜技術。以下將就我們所開發出來的基板表面奈米複合結構操控技術、三維奈米結構薄膜技術、二維奈米量子井結構薄膜技術作一應用面的介紹。

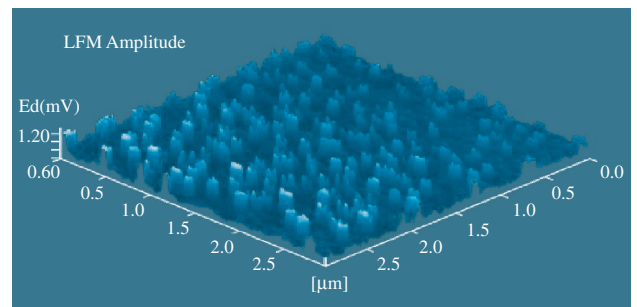
## 一、基板表面奈米複合結構操控技術 —平坦化陶瓷基板應用

工研院材料所利用奈米自組裝被覆技術創造平坦化陶瓷基板，其作為製造積體電路的基板可以大幅降低積體電路基板的成本；同時以平坦化陶瓷基板作為後續構裝的主體，可降低構裝成本並提高熱傳及高頻的性能。此奈米被覆的陶瓷基板具有奈米級的表面平坦度，並運用不同的無機奈米粉體在表層上操控出不同的表面奈米

結構（圖一）以及不同的摩擦力奈米微區分佈（圖二），以達到同時擁有良好的基板表面平整性與優越的後續鍍膜附著力。平坦化陶瓷基板包括陶瓷基材、緩衝層、奈米結構層（圖三），整體的材料皆為陶瓷材料，具有好的機械強度、良好的熱傳導性、低的高頻介電損耗、600°C以上的後續製程溫度相容性。平坦化陶瓷基板可應用於高頻電子元件的基板、高頻電子晶片的構裝載板、光電構裝的晶片載板、薄膜電子整合型被動元件，以及大型

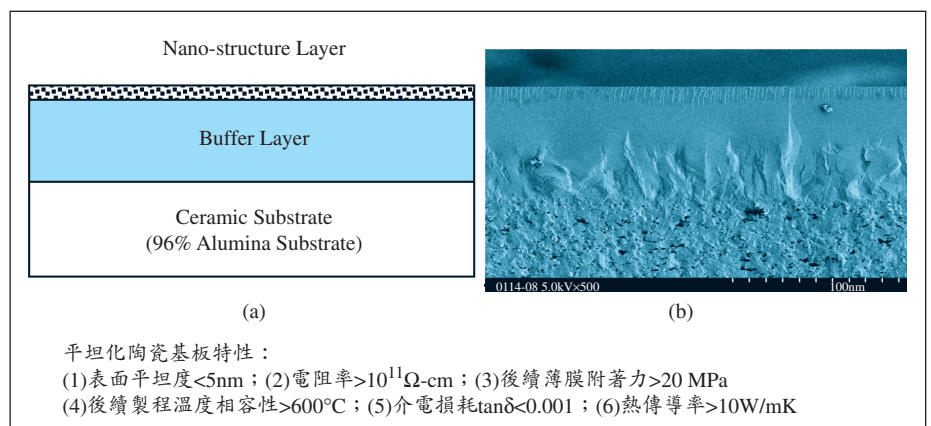


▲圖一 平坦化陶瓷基板表面的原子力顯微儀 (AFM) 的量測結果，顯示出具有奈米級的表面平坦度



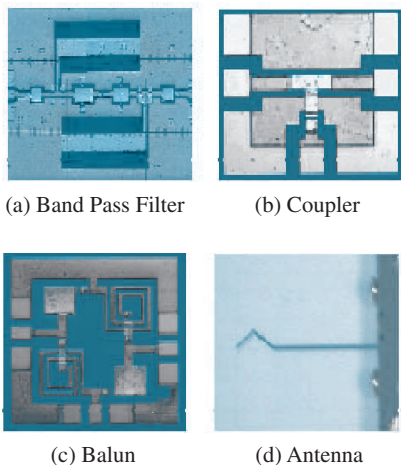
▲圖二 同圖一的檢測區域，利用摩擦力顯微儀功能模組的量測結果，顯示出表面具有微區不同摩擦特性的分佈

►圖三 平坦化陶瓷基板剖面結構示意圖 (a) 及其SEM影像圖 (b)



積體電路基板。

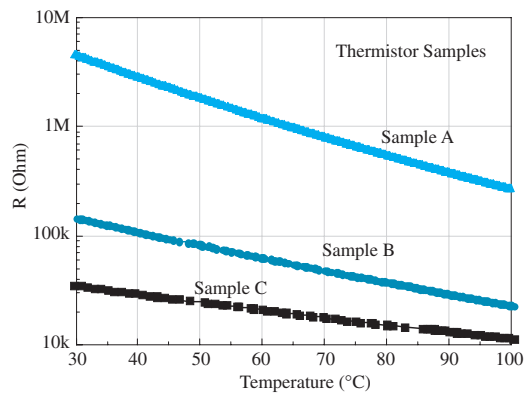
在電子被動元件的市場技術趨勢裡，元件尺寸由0402至0201再往更高元件積體密度的技術邁進，整合型被動元件技術將是未來主力，利用平坦化陶瓷基板配合幾微米至幾十微米的薄膜元件製程，將具有元件製造成本及元件積體密度的最佳組合考量。在構裝市場技術需求中，高頻元件、高功率元件、光電元件的製造上，平坦化陶瓷基板可以提供高功率元件、光電元件良好散熱條件，同時可以將阻抗匹配用的電路成長在平坦化陶瓷基板上，以供作高頻積體電路晶片載板(Chip Carrier)之用。此外，基於平坦化陶瓷基板的高頻低介電損耗、高平坦度、優越的薄膜附著性、良好的機械強度，故適用於高頻電子元件的基板，例如：Band Pass Filter、Coupler、Balun、Antenna (圖四) 等高頻元件。



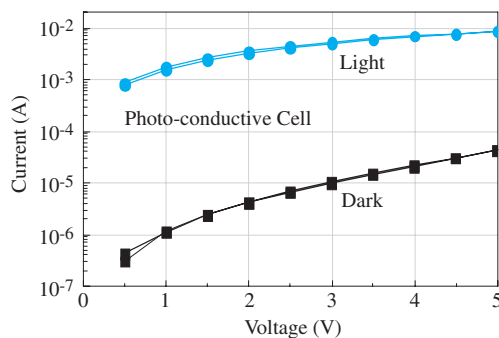
▲圖四 平坦化陶瓷基板適用於各類高頻電子元件

二、三維奈米結構薄膜－熱敏電阻、光敏電阻、整合型被動元件的應用

利用反應式濺鍍法，適當的操控薄膜內奈米尺寸的半導體微粒(Nano-size Cluster)，因而可創造出新的熱、光響應特性，以及具新能帶的半導體薄膜。圖五是運用上述技巧所開發出來的熱敏電阻元件特性圖，此熱敏電阻的電阻溫度係數可以任意調整。圖六、圖七分別是光敏電阻及二極體的特性圖。圖八則是整合了感測材料、



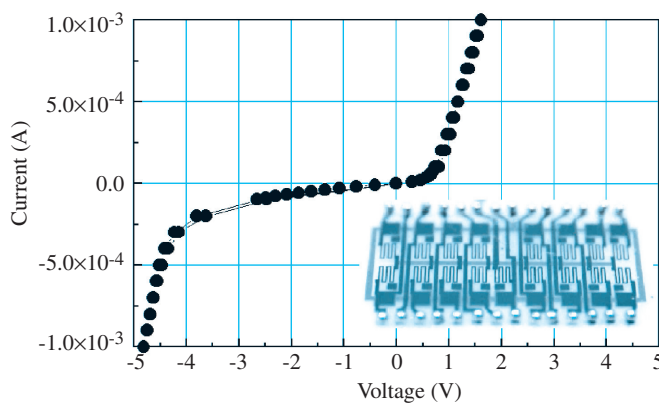
▲圖五 三維奈米結構薄膜熱敏電阻元件特性圖，電阻溫度係數可以調整



▲圖六 三維奈米結構薄膜光敏電阻元件特性圖

半導體材料、積體電路製程技術所製作的50×50列陣式感測元件。

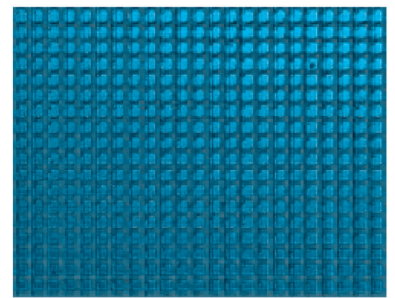
在整合型電子被動元件的製造上，三維奈米結構的半導體薄膜可供作二極體的應用，三維奈米結構的薄膜亦可用來製作零溫度係數的電阻體。一般而言，薄膜元件製程需要較高的製造成本，但是，當厚膜網印需考慮精密塗佈、元件圖形需要黃光製程、多層薄帶堆疊需要等均壓設備時，厚膜積體元件的成本就不再低於薄膜整合型元件成本。當元件尺寸在數十微米或十微米左右時，整合型薄膜被動元件製造法將擁有相對上的市場競爭利基。在平坦化陶瓷基板上製造整合型電子被動元件，平坦化陶瓷基板本身就是構裝主體，對於降低元件整體的成本上有相當的貢獻，圖七中的插圖就是平坦化陶瓷基板在整合型被動元件的應用。



▲圖七 三維奈米結構薄膜二極體元件特性圖，插圖是整合型被動元件，其包括電阻、電容及二極體

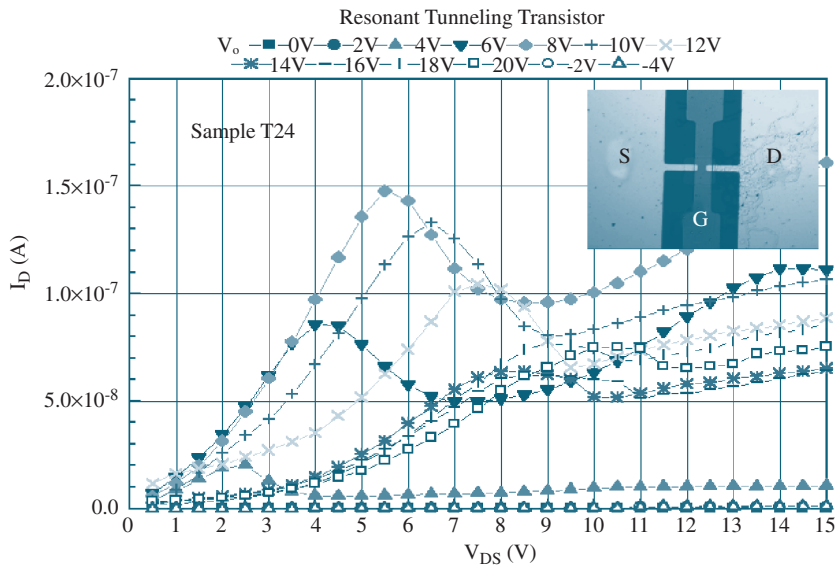
### 三、二維量子井結構薄膜—共振穿隧電晶體的應用

圖九是在平坦化陶瓷基板上利用反應式濺鍍法直接成長共振穿隧電晶體的元件電性圖，該圖中的插圖則是共振穿隧電晶體的元件。共振穿隧電晶體可運用於頻率GHz以上的邏輯運算，亦可用於微波訊號的放大、產生。換言之，共振穿隧電晶體可當成通訊、資訊電子電路的核心元件。利用奈米自組裝被覆技術創造平坦化陶瓷基板作為製造積體電路的基板，可以大幅降低積體電路基材的成本；同時以平坦化陶瓷基板作為後續構裝的主體，可降低構裝成本並提高熱傳及高頻的性能。搭配大型積體電路製造方式（元件線寬為微米或次微米），將是具經濟效益的建廠投資。對於主動/半主動積體電路元件的結構設計，若採取垂直基板方向的載子傳輸模式，



▲圖八 在平坦化陶瓷基板上整合了感測材料、半導體材料、積體電路製程技術所製作的50×50列陣式感測元件





◀圖九 在平坦化陶瓷基板上利用反應式濺鍍法直接成長共振穿隧電晶體的元件電性圖，插圖則是共振穿隧電晶體的元件

將可避免水平基板方向的元件尺寸製造限制所產生對元件操作頻率的限制。

積體電路製造業是一個高資金門檻、高智權障礙的產業。在追求更高速度、更小體積、更低成本的市場趨勢下，積體電路製造技術由大型積體電路（元件尺寸數微米）至超大型積體電路（元件尺寸次微米），甚至目前可達的 $0.09\mu\text{m}$ 製程能力。建廠成本則從數十億台幣的四吋晶圓廠至數百億台幣的八吋/十二吋晶圓廠，同時元件製程的微細化對環境與製程的潔淨度要求亦是越趨嚴苛。如何降低積體電路製造業的高建廠資金，並避開智權上的層層障礙，奈米科技的應用是目前的一股希望。

### 結語

結合基板表面奈米複合結構操控

技術、三維奈米結構薄膜技術、二維奈米量子井結構薄膜技術，是一種新的薄膜與基板的整合技術佈局，它可以廣泛的運用在感測元件、整合型被動元件、通訊資訊的高頻主動元件，進而構成一智權創新的積體電路製造技術。

註：陶瓷積體電路實驗室成員：  
 盧榮宏、張懷祿、劉靜蓉、黃依蘋、  
 陳炯雄、葉昱昕、郭宗南、謝立宜、  
 林仁章、葉國光、沈怡如

### 參考文獻

1. “薄膜式被動元件、模組的應用與技術發展”，電子與材料雜誌，第十五期。
2. “平坦化陶瓷基板技術”，電子與材料雜誌，第十五期。
3. “薄膜積體電子元件在平坦化陶瓷基板上之應用技術”，電子與材料雜誌，第十五期。