

# 矽晶片斷裂強度測試方法與破壞模式分析

黃長耀\* 吳政達\*\* 李世文\*\*\*

日月光半導體製造股份有限公司 工程中心應力特性量測實驗室

\*研發專案工程師 \*\*研發經理 \*\*\*研發副總

## 摘 要

矽晶片的斷裂強度高低可作為預測與預防IC晶片在進行構裝、可靠度測試及產品使用時，發生斷裂的重要指標。而欲知矽晶片強度之前，必須先瞭解各種晶片強度量測的可用方法，再擇定最適合的試驗方式。故本文主要在介紹適用於量測晶片強度的測試方法，並利用本實驗室的微拉力實驗機台，配合選定的三點式晶片彎曲強度測試方法，探討晶片表面的研磨刻痕與不同的表面處理方式對晶片強度所造成的影響，最後並分析其破壞模式。

## 關鍵詞

晶片強度(Die Strength)；斷裂強度(Fracture Strength)；晶片破裂(Die Crack)；背晶圓研磨(Backside Grinding)；拋光研磨(Polishing)；表面處理(Surface Treatments)；三點式彎曲測試(Three-Point Bending Test)；四點式彎曲測試(Four-Point Bending Test)

## 前言

隨著電子產品朝向輕薄短小、I/O腳數更多及多晶片整合在單一封裝元件的趨勢下，構裝元件內的IC晶片亦朝向輕薄短小的方向發展，但伴隨而來的是晶片所承受應力增加及斷裂強

度可能降低的問題。例如在晶片級(CSP)封裝、堆疊式多晶片封裝(SCSP)與微型的IC封裝發展上，為了達到將多組矽晶片建構於單一構裝元件中，與被要求有較薄的表面結構配置時，晶片的規格尺寸勢必要縮小，而厚度亦需設計在3~4 mils<sup>[1~2]</sup>，方能符合上

述的規定，也正因為要遷就這樣的規範，就必須承擔會影響IC產品品質與壽命的晶片強度降低因素。此外，CSP/SCSP較正規的PBGA來得剛硬，因此翹曲的程度可能較小，不過晶片所承受的應力情況可能較為劇烈，易造成晶片碎裂與損壞。

由晶圓廠製造生產完成的晶圓，通常會在晶圓廠內或將晶圓送至封裝廠進行機械性的晶背研磨拋光工作，此項工作的目的是為了使晶圓厚度變薄與達到指定的厚度。而其研磨移除率與背表面研磨品質，一般都是受到所選用的研磨輪粗細等級所掌控，因此在完成此項程序後，其晶圓背面性質的好壞與研磨品質的等級，往往又對其晶片強度造成關鍵性的影響，例如在研磨的階段，放射狀的研磨刻痕便會殘留在晶背表面，這些高高低低的幾何磨痕中包含著無數的微小裂縫與刮痕，往往是殘留應力藏身之所在與斷裂的起源處。

再者，晶背研磨拋光後，需再經由晶粒切割的程序，將晶圓切割成原設計與適合封裝的尺寸大小，在此切割過程中微小的裂縫便沿著切割中的晶粒邊緣處產生，因而造成殘留應力的增加與應力集中的現象。而不適當的晶粒切割程序，亦會造成有瑕疵的結構出現，如大規模的原子差排錯位發生，這些晶粒缺陷亦是造成矽晶粒斷裂與強度降低時的起源處。

另外，在進入後續的封裝製程

中，晶片需經歷如黏晶製程、環氧樹脂烘烤過程、鑄模製程與後硬化處理等程序<sup>[3~4]</sup>，而矽晶片因承受數次應力收縮擠壓的製程影響，前述的晶片缺陷與晶粒裂縫將持續擴大，並衍生出其它型式的缺陷與破壞。此外，矽晶片的斷裂，不僅發生在封裝階段，亦會發生於IC產品所需經歷的各項可靠度測試與認證品管等各項程序之中。

由前述可知，晶片強度的高低對IC產品的品質與壽命，具有關鍵性的影響，故本文將會介紹一些適用於晶片強度測試的方法，並提供相關的實驗分析結果，其結果可提供從事晶圓研磨、晶粒切割、封裝製程及可靠度測試的人員，當作預測與預防晶片在封裝過程中發生斷裂及毀損時，判斷的重要步驟及依據。

## 晶片強度測試方法

### 一、點接觸之壓縮測試方式

如圖一所示，此測試是先將晶片置於中空之柱狀治具上，再利用柱狀或錐狀的頂針對準晶片正中央的位置施壓，隨之將晶片折斷的點接觸式壓縮測試方法，因晶片所承受的應力集中於中心點，且晶粒切割邊緣無接觸支撐之中空之柱狀治具，故適用於晶片表面應力強度評估，即不易受晶粒邊緣切割產生的毛邊與缺陷差排影響，能真正測出晶片表面性質對強度

的影響。

## 二、點接觸之彎曲測試方式

如圖二所示，此測試是先將晶片置於跨距式的治具上，再利用柱狀或錐狀的頂針對準晶片正中心的位置施壓，隨之將晶片折斷的點接觸式的彎曲測試方法，因晶片所承受的應力集中於中心點，但因晶粒切割邊緣接觸支撐的跨距式治具，雖然亦適用於晶片表面應力強度評估，其結果卻易受晶粒邊緣切割產生的毛邊與缺陷差排影響。另外，此方法的缺點為不適用於小晶片的強度測試。

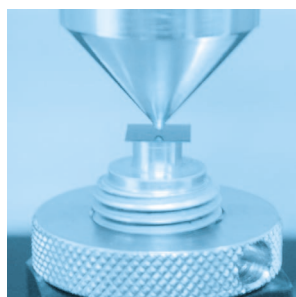
## 三、單線接觸之彎曲測試方法 (三點式彎曲測試)

如圖三所示，此測試是先將晶片置於跨距式的治具上，再利用單線長條狀的錐形刀具向下對準晶片施壓，

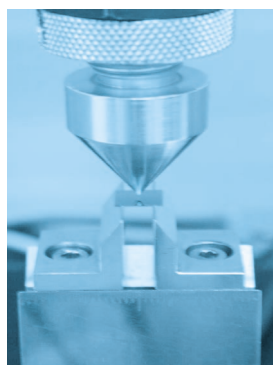
隨之將晶片折斷的三點式彎曲測試方法，因晶片所承受的應力集中於晶片長邊的正中心處，呈長條狀均勻受力接觸，雖因採跨距式支撐，晶片易受晶粒邊緣切割產生的毛邊與缺陷差排影響其表面應力評估，但因其受晶粒邊緣毛邊與缺陷差排影響的機率較隨後要進行介紹的第四種測試方式來得低，所以此方法為目前最常用的晶片強度測試方法。

## 四、雙線接觸之彎曲測試方法 (四點式彎曲測試)

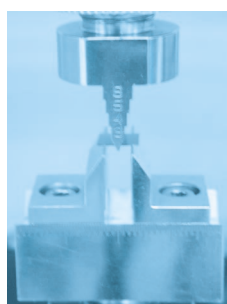
如圖四所示，此測試是先將晶片置於跨距式的治具上，再利用雙線長條狀的錐形刀具向下對準晶片施壓，隨之將晶片折斷的四點式彎曲測試方法，因晶片承受材料力學中所謂的純彎曲作用，所以在晶片長邊與上方雙長條狀的錐形刀具接觸之區域間晶片承受最大的均勻應力，但因採跨距式



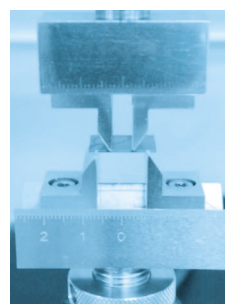
▲圖一 點接觸之壓縮測試方式



▲圖二 點接觸之彎曲測試方式



▲圖三 單線接觸之彎曲測試方法（三點式彎曲測試）



▲圖四 雙線接觸之彎曲測試方法（四點式彎曲測試）

支撐，晶片易受晶粒邊緣切割產生毛邊與缺陷差排影響其表面應力評估，但此方法亦為目前最常用的晶片強度測試方法之一。

## 晶片彎曲強度測試

接下來，將針對最常用的三點與四點式晶片彎曲強度測試，進行理論性的介紹。

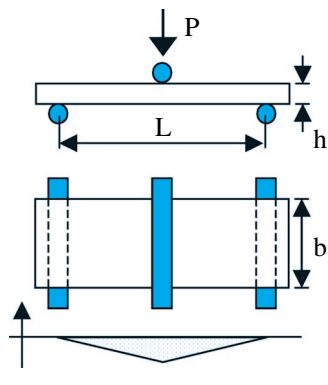
### 一、三點式晶片彎曲強度測試

如圖五所示，利用材料力學中簡支樑於中央位置承受一集中負荷時的樑內應力分析原理，可得中心點所承受的最大應力公式如下：

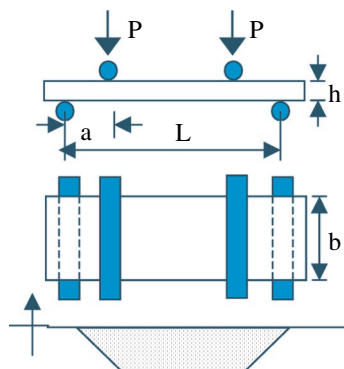
$$\sigma = \frac{3L}{2bh^2} P \quad (1)$$

其中L為跨距，b為樑寬，h為樑高，P為三點彎曲測試中承受的最大負荷， $\sigma$ 為樑內最大拉伸應力。

此方法的破壞模式是從晶片背表



▲圖五 三點式彎曲測試示意圖



▲圖六 四點式彎曲測試示意圖

面中心線處斷裂，故適用於晶片背表面存在磨痕裂縫與不同表面處理狀況時的應力評估。

### 二、四點式晶片彎曲強度測試

如圖六所示，利用材料力學中簡支樑於承受兩個集中負荷時的樑內應力分析原理，可得兩個集中負荷間所承受的最大應力公式如下：

$$\sigma = \frac{6a}{bh^2} P \quad (2)$$

其中L為跨距，b為樑寬，h為樑高，a為集中負荷至樑端面的距離，P為四點彎曲測試中承受的最大負荷， $\sigma$ 為樑內最大拉伸應力。

此方法的破壞模式是從晶片背表面刀刃切割的邊緣處破裂，故適用於晶片背表面刀刃切割邊緣缺陷性質之應力評估。

## 晶背表面性質對強度的影響與其破壞模式

### 一、實驗方向

如表一所示，總共準備四片無線路之純矽晶圓並進行三點的彎曲試驗，晶圓A旨在比較同一片晶圓其背表面殘留磨痕的方向性對強度的影響，而晶圓B、C和D則用於比較背研磨面為研磨、拋光研磨與未作任何處理等三種狀況時分別會對強度造成的影響。

## 二、實驗步驟

選定無線路的晶圓進行強度測試，其好處為晶圓取得容易與不用受到客戶設計晶片時所規定之尺寸、厚度與長寬比等幾何因素的限制，每一片被測試的晶圓正表面除A以拋光研磨外，其餘皆以研磨處理；背面的話，晶圓A與C以研磨、晶圓B以拋光研磨處理，而晶圓D則未作任何處理，在經過晶圓研磨與晶粒切割之後，我們不再設定其它的切割研磨狀況。

為了讓選定的四種不同晶圓將其機械性質及特徵顯現出來，我們利用微拉力機（圖七）進行強度測試，並擇定前述之三點式彎曲強度測試法，從事具堅硬且易碎的矽晶片強度量測工作。如圖三所示，圖片為晶片置於三點式的實驗治具上的近拍圖與實驗設定，其中的支撐跨座設計為可調整式，故可允許測試不同尺寸的晶片強度。在放置晶片於治具上並細心調整其位置後，上方的刀具受0.6mm/min固定的位移率向下擠壓直到晶片折斷為止，另外我們並非隨機選定或選取全

部的晶片當作測試的試片，而是選定如圖八所示位於晶圓中心的一整排（x方向）與一整列（y方向）當作測試晶片強度的目標，這樣的選取方式是為了突顯出研磨痕跡的方向對晶片強度的影響。

## 三、實驗結果

表二與圖九為實驗所得之結果，包括晶片平均的斷裂強度計算值、最大/最小斷裂強度、標準差與試片數量等數據。

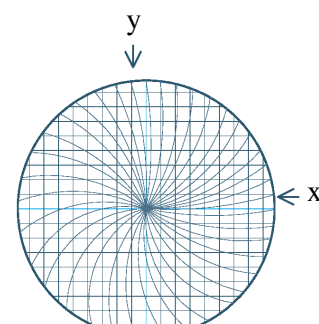
### （一）研磨效應

這裏所謂的研磨效應是指所選定的行與列試片中，其研磨刻痕對強度的影響，我們知道晶片背表面受到研



◀ 圖七 Instron公司製造之Fast Track 8800微拉力機

▼ 圖八 測試晶片選取的位置、方向與研磨磨痕



表一 實驗試片分組與基本資料

晶圓名稱	晶片尺寸 (mm <sup>2</sup> )	晶片厚度 (mm)	跨距 (mm)	晶圓表面處理狀況	
				正面	背面
Wafer A	6×6	0.15	5	拋光研磨	研磨
Wafer B	5×10	0.1	8	研磨	拋光研磨
Wafer C	5×10	0.1	8	研磨	研磨
Wafer D	5×10	0.1	8	研磨	未經處理

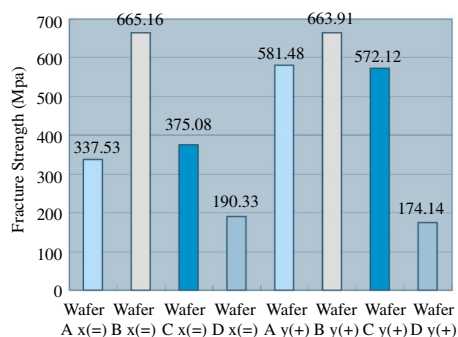


磨後，會留下從中心點展開如放射狀的磨痕，如圖八所示，它們並非呈直線的放射狀。在這裏我們先定義數學符號中的加號與減號分別代表所選定的晶片，其磨痕方向分別與負荷軸（上方刀具）呈垂直與平行的關係。晶圓A為進行評估研磨效應所選定的晶圓，其尺寸為 $6\times 6\times 0.15\text{mm}^3$ ，跨距設定為5mm，利用試片正面的拋光磨痕受到向下的負荷，即背研磨面向下受到拉伸應力的方式進行強度測試，其結果如表二與圖九所示，研磨刻痕與負荷軸垂直的晶片較與負荷軸平行的晶片，其平均強度強約70%左右，由此可知研磨刻痕的方向對晶片強度有很大的影響，即晶片強度與研磨後殘留的刻痕方向相關。

## （二）表面處理效應

影響晶片強度的因素除了研磨刻痕之外，晶片表面的處理亦扮演著重要的角色，這裏我們選定晶圓B、C和D，即分別為背晶圓受到拋光研磨，研

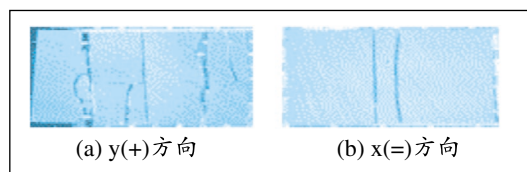
磨與未經任何處理等三種狀況，再加入先前的研磨效應因素，進行表面處理狀況與磨痕對強度的影響評估。其結果亦如圖九所示，我們可觀察到經過拋光處理與未經任何處理的晶片，其研磨刻痕的方向對強度沒有任何影響，因拋光後的晶片其表面刻痕與裂縫大部分均被磨除，而未經任何處理的晶片，因其仍保有原矽晶圓的表面性質，且不具任何有方向性的特定磨痕存在，故研磨刻痕的方向對強度沒有任何影響。此外，研磨後的晶片研磨刻痕與負荷軸垂直的晶片其平均強度依然較與負荷軸平行的晶片強50%左右。接下來我們比較三種表面處理狀況的強度，拋光過的晶片，其表面最平滑，故具有最高的強度，而未經任何處理的晶片，因擁有最粗糙的表面，故其強度最弱。由此可知表面愈平滑且無裂縫磨痕的晶圓表面，切割後的晶片具有較高的機械強度。



▲圖九 實驗結果

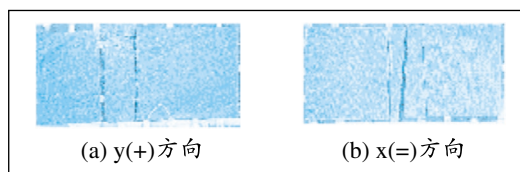
表二 實驗結果

斷裂強度 晶圓試片		最小強度 (Mpa)	最大強度 (Mpa)	平均強度 (Mpa)	標準差	試片 數量
Wafer A	x(=)	266.48	401.27	337.53	34.68	21
	y(+)	358.42	746.42	581.48	124.59	20
Wafer B	x(=)	339.02	828.61	665.16	124.71	32
	y(+)	285.42	877.98	663.91	159.20	17
Wafer C	x(=)	218.93	571.57	375.08	91.82	26
	y(+)	447.95	701.98	572.12	65.56	16
Wafer D	x(=)	165.40	366.19	190.33	36.21	31
	y(+)	141.89	210.66	174.14	23.69	14



◀圖十 研磨表面的破斷模式

▼圖十二 未經處理表面的破斷模式



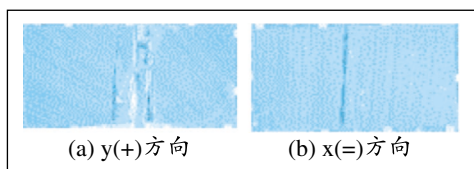
## 破壞模式分析

在完成三點式彎曲測試後，我們將試片碎片搜集下來，拼湊成晶片原來的樣式，並拍照觀察其破壞模式，圖十～十二中依序為背晶圓受到研磨、拋光研磨與未經任何處理等三種狀況的破壞模式，我們可發現研磨刻痕與負荷軸垂直的晶片為碎裂成大小小與多片狀的破壞形式，這是因為晶片具有較高的強度並需克服與刀具垂直的刻痕所具有的抵抗力，而研磨刻痕與負荷軸平行的晶片為碎裂成三到四片且呈大片狀的破壞形式，這是因為晶片受壓後，晶片順著刻痕裂縫處折斷的關係。

## 總結

三點式彎曲測試方法具有簡單、易於使用、受晶片邊緣缺陷影響程度較四點式彎曲測試來得低等優點，更重要的是可以利用材料力學中樑內應力分析基礎理論迅速的計算出晶片的彎曲強度，故在本文中選定三點式彎曲測試作為進行實驗分析的方法。

從三點式彎曲測試的結果，可明顯觀察到矽晶片表面處理方式與研磨刻痕對斷裂強度與破壞模式的影響。



▲圖十一 拋光研磨表面的破斷模式

晶片經過研磨拋光與晶粒切割的程序之後，將造成不同等級的晶片表面缺陷（微小刻痕與裂縫），進而影響晶片強度。在三種表面處理狀況中，經過拋光研磨的表面，因修補了大部分因研磨所生成的磨痕裂縫，所以無法顯現磨痕方向對強度的影響，這個現象與晶片只經過研磨而深受磨痕方向影響強度的情況，有很明顯的差別。另外，對未經任何表面處理的晶片，因其無特殊的磨痕存在，故具等向的強度，也因其擁有最粗糙的表面，因此顯現出最低的晶片彎曲強度。

## 參考文獻

1. Malcolm K. Grief and James A. Steele Jr., "Warp and Mechanical Strength Studies of Ultra Thin 150 mm Wafers", IEEE/CPMT Int'l Electronics Manufacturing Technology Symposium, pp. 190-194, 1996.
2. Ernst Gaulhofer and Heinz Oyrer, "Wafer Thinning and Strength Enhancement to Meet Emerging Packaging Requirements", IEMT Europe 2000 Symposium.
3. S. S. Chiang and R. K. Shukla, "Failure Mechanism of Die Cracking Due to Imperfect Die-Attachment", Proceeding of IEEE Electronic Components and Technology Conference, pp. 195-202, 1984.
4. D. P. Lai, J. G. Hwang and T. J. Hwang, "The Stress Analysis of Die Bonding Process Parameters", IMAPS Taiwan, pp. 216-219, 2000.