

PBGA佈局設計

**PBGA封裝涵蓋的領域甚廣，
基板佈局設計者必須對各相關技術都有相當程度的了解，
才能勝任這項工作。
本文主要介紹PBGA承載基板的佈局設計技術，
說明佈局設計的方法、流程，
並探討佈局設計時的注意事項及問題。**

張慧如

工研院電通所

副工程師

一.前言

錫球陣列塑膠(PBGA, Plastic Ball Grid Array)封裝技術是最近的熱門話題，而其應用也越來越廣泛，承載基板(Substrate)是PBGA的骨架，所有的設計能力及製程技術都以有機基板為展現的舞台。

由於積體電路(IC)與印刷電路板(PWB, Printed Wiring Board)在製程上的巨大的差異(μm vs mm)，在極高密度晶片上的電路，要經由密度低的印刷電路板來做各種電氣的連接，就必須透過晶片承載器。傳統的IC封裝方式是由金屬導線架(Lead Frame)發展出的DIP、SOIC、QFP等等型態，而錫球陣列塑膠封裝所使用的承載基板，與導線架具有相同的晶片承載功能，但是因為基板可以是多層的、較複雜的結構，所以PBGA基板可以有更多的變化。

二.PBGA基板佈局所使用的工具

一般電路板佈局設計可選用的軟體種類相當的多，但早期在國內卻找不到PBGA基板佈局專用的軟體。於是有些以一般電路板佈局設計的軟體來替代，AUTOCAD更因為具有強大的繪圖功能，且為工業界所熟用，而被許多人當成設計PBGA基板的工具。但是一般軟體的功能雖然雷同，卻缺乏適當的輔助繪圖功能，因此在設計打線墊(Bonding Finger)時總是顯得繁複不易。對AUTOCAD的使用者來說，因為缺乏設

計準則檢核(DRC, Design Rule Check)的能力，無法自動檢核出是否有任何違背設計準則的地方，而難以確保佈局設計的正确性，遇到較多腳數的BGA時處境更是艱難。

近來，引進國內的BGA佈局專用EDA (Electric Design Automation)軟體越來越多，除了早期工作站(Work Station)上的UNIX版本軟體外，還出現了Windows 95上功能較為陽春但低價的軟體，價位從數十萬元到數百萬元，在設計自動化上皆有不錯的表現，可以依據實際的需求做比較選擇。若能善用這些專用的EDA軟體，除可保證佈局的正確性外，更有助於設計時程的縮短。

根據Abpac公司設計中心的經驗，一些先進的軟體具有構裝設計專用功能、及時設計準則檢核(Online DRC)及幫助設計“第一次就做好”的能力，這些軟體甚至能幫助節省70%的設計時間，同時可增加30%的腳數(Pin Counts)。使用AUTOCAD設計一個典型的256 Pin BGA需時10至15天，但改用先進的設計軟體之後可以在4天內完成一個352 Pin BGA的設計。⁽²⁾⁽³⁾

三.PBGA基板佈局流程

PBGA基板佈局設計的流程與一般基板類似，首先必須要有打線墊及錫球陣列(Ball Array)等的幾何尺寸元件資料庫(Geometry Library)，然後根據基板結構(Cavity Up or Cavity Down)擺放到基板的正確位置、指定好腳位排定(Pin Assignment)、完成其間的繞線(Trace

Routing)、DRC檢核沒問題後就可以經由後處理(Post Process)產出製板所需的各種檔案，有了這些檔案後，所要做的就是連絡基板製作廠，準備下料製板。如圖一即為PBGA基板佈局的一個簡單的流程圖。

四. PBGA基板佈局前的準備工作

進行PBGA基板佈局前，必須先準備好一些相關的資料，作為設計的依據或參考。

1. 晶片資料(Chip Data)：

(1) 晶片尺寸：依此訂出基板上晶片墊(Die Bond Pad)的尺寸。

(2) 腳位排定：有了晶片的腳位排定之後才能得知打線墊的腳位排定，也才能依此決定BGA的腳位排定。

(3) 第一打線點的座標(1st Bond Coordinate)：即晶片上鉗墊準確的座標資料，依此才能決定2nd Bond（即BGA上的打線墊）的理想位置。

(4) 晶片背面的電氣屬性：少數晶片在背面會加偏壓，所以在設計晶片墊(Die Bond Pad)前要先了解晶片背面的電氣屬性，以決定晶片墊該如何配合。

2. 錫球陣列配置 (Ball Array

Configuration)：要掌握BGA本身的相關規格，諸如BGA的錫球間距(Ball Pitch)、錫球陣列、錫球總數、Pin Id等，一般皆參考JEDEC Standard上的規範。有兩點是初次做基板佈局設計的人常常容易犯錯的，在此特別提出來，以避免訂出不相容(Incompatible)的腳位排定。

(1). 在BGA的Pin Id.部分，JEDEC Standard中有一些英文字是被避開不用的（如“l”及“o”）。

(2). 在訂BGA的Array時需注意BGA的上視圖及下視圖的相對關係。

3. 基板尺寸(Substrate Dimension)：從基板的相關尺寸中可以得知，如固定孔位(Tooling)及大小、Degate Pad位置及大小、槽孔(Slot)位置及大小、基板厚度、各尺寸的公差值等等，與製程使用的模具、夾治具有關，佈局或製板時皆需依循。

4. 電性設計準則(Electrical Design Rule)：事先請電性方面的人員進行電性評估或建議，如是否需要特別的走線方式(如線寬、線距、等長繞線…)，或需指定BGA的Pin Assignment等，以免佈局完成後才發現需要作修改，那就事倍功半了。

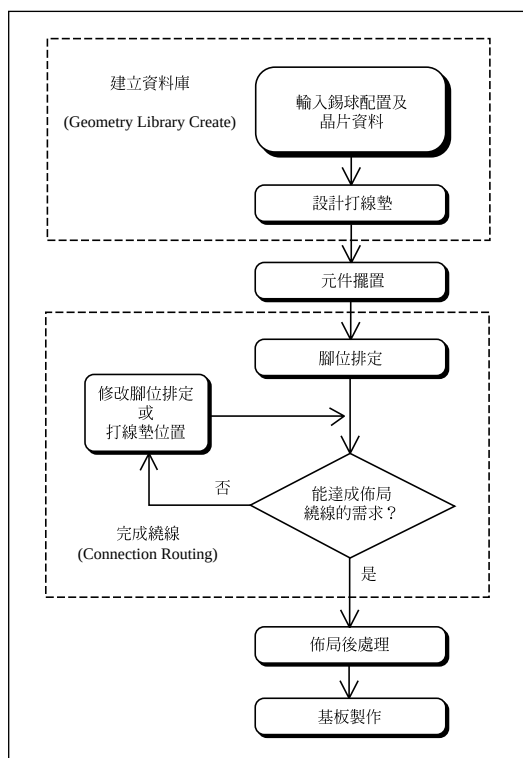
5. 封裝製程的限制(Assembly Constrains)：必須要得到後續BGA封裝製程的規格，了解什麼是可行的設計或封裝製程所要求的規格是什麼，如：

(1) 晶片黏著(Die Bond)：在設計Die Pad時須將置放晶片時的誤差及銀膠本身的擴散問題考慮進去。

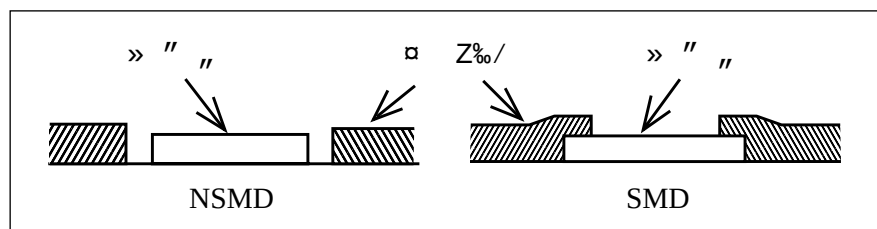
(2) 打線(Wire Bond)：打線的過程是一點對一點、一條再一條，所以打線的長度是否太長或太短，打線的角度是否適合、打線墊的寬度及長度是否足夠、打線是否過密等問題直接影響到打線的良率(yield Rate)及所需的時間，而線高(Wire Loop Height)若是太高也會有模塑成型(Molding)時金線偏移(Wire Sweep)太大而造成短路的危險。

(3) 植球製程 (Ball Attachment Process)：相同球徑的錫球配上不同的植球墊(Ball Attachment Pad)會影響接點高度(Stand off Height)，所以需注意植球製程時所選用的錫球球徑，確認是否需搭配不同的植球墊尺寸(Ball Attachment Pad Size)。

在設計植球墊時，常採用的設計有兩種，一是SMD (Solder Mask Defined)，



圖一 PBGA佈局設計流程



◀圖二 植球墊的設計

即防銲膜(Solder Mask)小於銅箔墊(Copper Pad)，其二是NSMD (Non Solder Mask Defined)即防銲膜大於銅箔墊，如圖二。

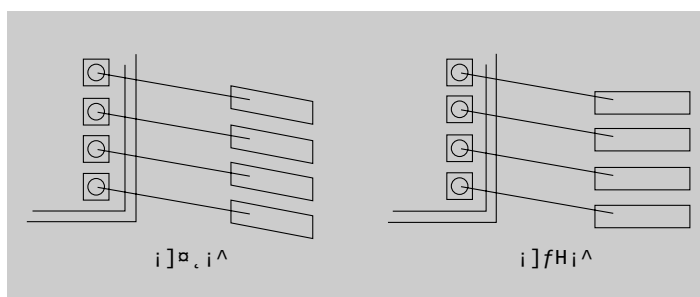
6.基板製程的限制(Substrate Process Constrains)：BGA基板的製程對基板製作廠來說是不小的考驗，除了配合高密度的繞線需求而必備的細線寬、窄間距及小孔徑在線路成型上的嚴苛要求外，表面處理(Surface Finished)的好壞更是直接影響打線的結果，其他還有防銲膜的準確度、各種誤差值的控制等等較傳統基板嚴格或不同的需求，基板製作廠為符合這些需求，在廠內的每一個製程步驟都要接受更嚴密的控制。可想而知，在設計PBGA基板時若使用的規格越嚴則基板的報價就會越高。目前PBGA基板成本佔BGA封裝成本的五成左右，若基板的成本較高，相對的所封裝出來的PBGA成本就會提高，所以在可能的範圍內要儘量使用低成本的規格，以增強產品的價格優勢。

7.熱傳設計準則(Thermal Design Rule)：熱傳工程師針對晶片的消耗功率及基板結構、材質做過分析之後，會決定導熱孔的孔徑、孔數及分佈情況，佈局時需要一併考慮。

五. PBGA基板佈局時的注意事項

進行基板佈局設計時，除了要搜集前述的相關資料作消化吸收之外，尚有一些較不同於一般佈局的注意事項如下。

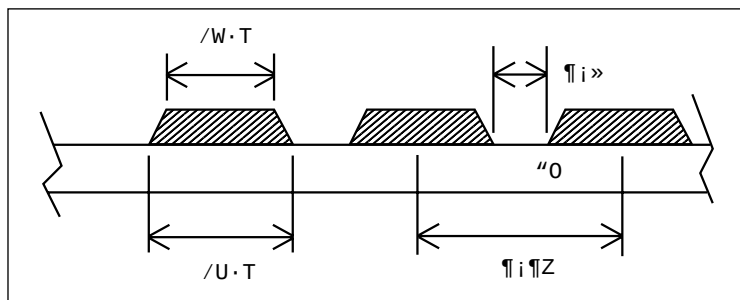
1.表面處理的需求：BGA上的打線幾乎都是使用金線，所以打線墊上必需有能與金線接合良好的鍍金表面，為達到鍍金層所需的厚度，常用的方法有二，其一為無電解電鍍(Electroless Deposition)，不需外加電流，直接使用化學反應來達成電鍍金屬的目的，佈局設計者只要處理電路上的連線即可，省去另加電鍍線的困擾，但目前的製程成

▲圖三
打線墊的角度需求

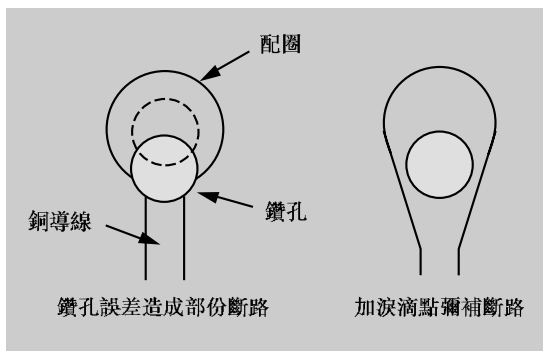
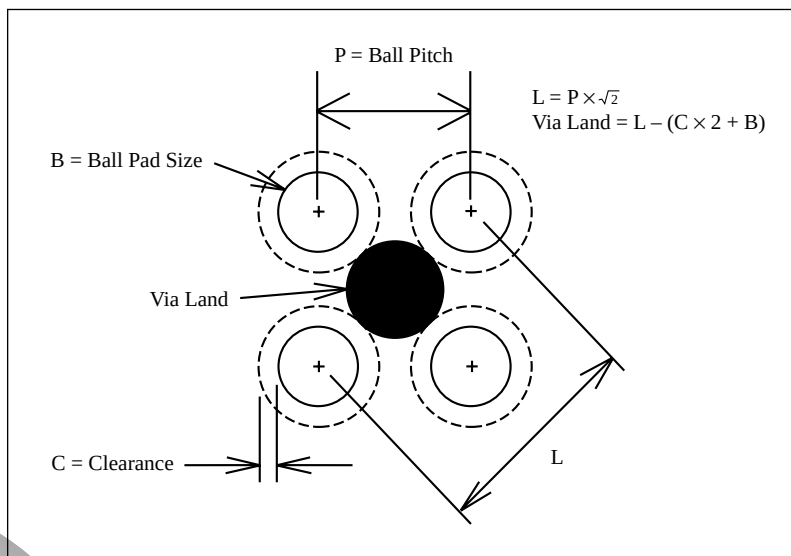
本偏高；另一個方法為電解電鍍(Electrolytic Plating)，用施加電流的方式來電鍍金屬，其成本較低，故PBGA基板多採用之。電解電鍍需將基板上所有需要鍍金的導體圖形(Pattern)分別透過電鍍線連接到板邊，經過匯接後再連接至製程板(Panel)邊緣，以供夾持電極之用，而同時這些電鍍線也大幅提高佈線的密度與難度。

2.打線墊的設計：打線墊不同於零件的Pin腳，沒有固定不變的位置或大小，而是隨著晶片、製程或設計上的需求做變化，好的設計可以提升製程的良率，反之可能造成製程上的瓶頸。理想的打線墊應儘量與打線的方向平行(如圖三)、長寬適當。打線所使用的金線為貴重金屬，所以在可行的範圍內，應採用較短的打線長度(Wire Distance)，除減少使用的金線量外，也可有效控制封裝的高度。另外在BGA上常見Power及Ground Ring的設計，即電源或接地的部份不使用單獨的、一根一根的打線墊而用環狀或帶狀(Ring)的設計，或是配合晶片上銲線墊(1st Bonding Pad)交錯式(Stagger)的排列，而使用多層式(Multi-level)打線墊的設計，對多腳數高密度(High Pin Counts、High Density)的BGA來說，200mils的打線長度似乎難以避免，善用以上所提的方式，可有效縮短打線長度。要注意的是若採用多層式打線，前後不同層的打線墊間要保持適當的距離。

除了打線墊的長度與角度外，在寬



▲圖四 蝕刻製程的上下幅差異

►圖五
淚滴點的處理▼圖六 導通孔配
圈的計算方法

度上須特別注意基板製程之蝕刻因子(Etching Factor)，即側蝕造成之銅箔上下幅寬度的差異，如圖四，由於上幅會小於下幅，而真正打線是打在上幅的銅面上，所以在設計打線墊前，需先確認基板廠商在這方面的限制，再依此設定佈局時使用的寬度。

3.晶片墊的設計：晶片墊的功用除了承接晶片外，還是晶片的導熱路徑，所以它除了必須與晶片本身有良好的接合性外，還要維持適當的導熱面積，作為晶片與導熱孔間的導熱通道。但因為

晶片墊的表面為鍍金面，晶片本身與鍍金表面的接合力不佳，為兼顧接合與導熱的需求，常在晶片墊上使用Flower Pad的設計（即部份鏤空），除露出部份基材以增加接合力之外，尚可維持需要的導熱效果。

4.腳位排定：在做BGA的I/O、Power or Ground等Pin的腳位排定時，I/O Pin與P/G Pin的比率要符合電性的需求，還要注意使P/G pin平均分佈，安排打線墊時盡量每隔幾條I/O就有一條Ground Line，能有效提升BGA Package

本身在電性上的表現。腳位排定除了要滿足BGA基板本身在佈局上的需求外，還應考慮將使用這個BGA Package的一般基板在佈局時的扇出(Fan Out)狀況，不好的腳位排定將增加電路板(PWB)佈局時出線(Trace Routing)的困難，甚至需以增加電路板層數來解決問題，徒然增加電路板的成本。

5.導通孔(Through Hole)的處理：導通孔主要作為各層間信號導通之用，因應PBGA佈局的高密度需求，所用的導通孔不管鑽孔孔徑(Drill Bit)或配圈(Land)都很小，為避免鑽孔時的偏差造成斷路，最好在出線端加淚滴點(Tears Drop)處理，如圖五，除對製程之良率有所幫助外，對電氣特性亦有改善效果。

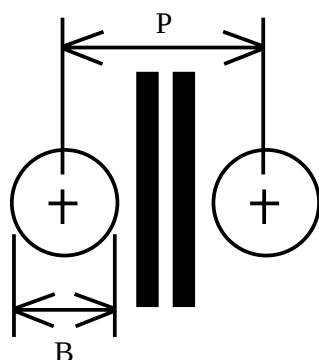
為避免模塑膠材(Molding Compound)及銀膠(Silver Adhesive)溢膠，導通孔通常會用防銲膜(Solder Resist)填充，填充時不可有氣泡產生，否則在模塑成型時會有爆開(Popcorn)之虞。由於導通孔的尺寸通常是線寬的好幾倍，其大小對佈局設計的影響遠大於線寬，對更高密度窄腳距的PBGA來說，導通孔的尺寸必需更小，此時可能就需要雷射鑽孔(Laser Drill)、增層板(Build Up)或Via on Pad等製程的配合。如圖六導通孔配圈尺寸的計算公式。

6.走線通道(Routing Channel)的計算：佈線時可參考圖七之公式算出可用的線寬(Trace Width)及間隙(Clearance or Space)。

7.視覺定位標記(Fiducial Mark)：配合製程中Die Bonder及Wire Bonder之視覺對位系統辨識的需求，在基板上需加定位標記，其上不得覆蓋防銲膜，通常加於對角、亮度適中、形狀易於辨識（常用方型或十字型），定位標記也需要

◀ 圖七

走線通道的計算方法



P : Ball Pitch
 B : Ball Pad Size or Via Land Size
 N : Trace Count/Channel
 W : Trace Width & Clearance

$$W = \frac{P - B}{(N \times 2) + 1}$$

加電鍍線不可遺漏。

六. PBGA 基板佈局設計完成後的產出

PBGA 基板佈局完成後有以下的產出：

1. 底片檔 (Gerber File) 及 鏡頭表 (Aperture Table)：供板廠產出 CAM (電腦輔助製造, Computer Aided Manufacture) 檔，用以產出製程上所需的底片。除了基本的線路層 (Signal Layer)、電源及接地層 (Power/Ground Layer) 的底片檔外，通常還要有防銲膜及鑽孔點 (Drill Map) 等非線路層的檔案。

2. 鑽孔檔 (Drill File) 及 鑽頭表 (Drill Table)：檔案內容為基板上各鑽孔點的座標值，供基板鑽孔機使用。

3. 製板規格書 (Fabrication Drawing)：在規格書中應詳列基板的尺寸、厚度、公差、板材、表面處理、鑽孔、孔銅厚度、防銲膜、最小線寬及間隙等等製板時需遵循的規格。

一般基板大多使用 FR-4 為板材，其 T_g （玻璃轉換溫度）約 130°C 左右，PBGA 構裝在製程中有打線 (Wire Bonding) 及模塑成型 (Molding) 的需求，打線的工作溫度約在 150°C ，模塑成型溫度約 170°C ，因此承載基板皆採具較高 T_g 值，足以承受製程中高溫的 BT (Bismaleimide Triazine) 為板材。

4. 打線圖 (Wire Bonding Diagram)：

需有 1st Bond 及 2nd Bond 間的如何對應的打線圖，供打線機打線時使用，注意要有明顯的標示，以供辨別晶片與基板的方位角度。

5. 腳位圖 (Pin Assignment)：佈局完成後應產出 PBGA 的腳位排定圖，以便產出零件的應用手冊 (Application Notes)，做為測試及實際應用的依據。

七. 結語

實際進行錫球陣列封裝的承載基板佈局設計時，除了要選擇適用的工具之外，還要能融合設計上及製程上的不同需求，在眾多的限制及需求中要如何協調、整合、取捨及滿足，才是決定佈局設計是否成功的重要關鍵。

參考文獻

1. K. V. Guinn and R. C. Frye, "Flip-Chip and Chip-Scale I/O Density Requirements and Printed Wiring Board Capabilities", Electronic Components and Technology Conference 1997, pp. 649-650.
2. Kevin Rinebold and Lisa Schaertl, "Meeting the Design Requirements for Advanced IC Packages", Electronic Packaging & Production, p.54.
3. Wenzel, Robert, "BGA Package Design Requires Paradigm Shift", Computer Design, December 1997, p.48.