

混成電路之 基本技術理論與實務

◆傅勝利* 許志雄**

義守大學

*校長

**材料科學與工程學系 副教授

摘要

混成電路以成熟的厚膜微電子技術為基礎，發展成為高密度的積體電路與構裝技術。混成電路將主動與被動元件組裝於高分子或陶瓷基板上形成一高信賴度、小型化、輕量化、良好散熱特性、良好高頻特性及具經濟性的電子構裝，此類特性正符合電子產品輕、薄、短、小的要求。近日，由於高頻通訊的普遍化及小型化的趨勢，使得混成電路技術再度受到重視，亦促使混成電路技術更向高電路密度及多層化的方向發展。混成微電子技術可分為基板製作、線路佈置、元件製造與修整、組裝製程及測試等。本文敘述基板種類、線路與元件製造技術、及修整等混成電路中的基本技術，其中亦包含多層高密度混成線路製造技術的介紹。

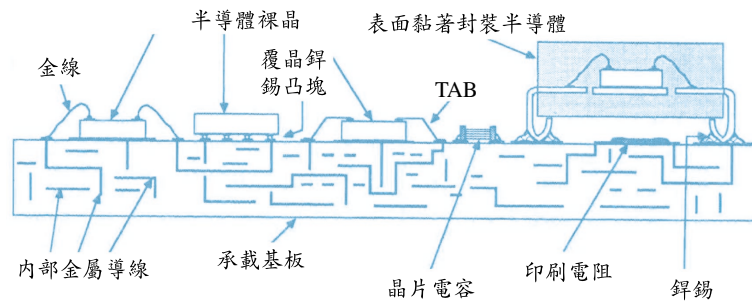
關鍵詞

混成電路(Hybrid Circuits)；厚膜技術(Thick Film)；共燒陶瓷(Co-Firing Ceramics)；雷射修整(Laser Trimming)

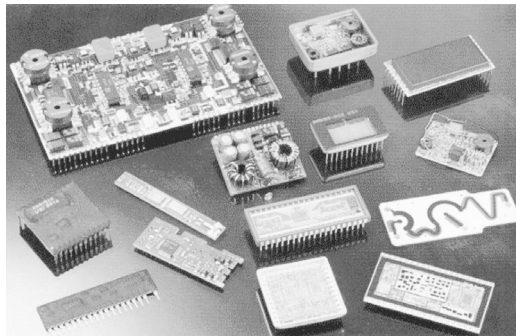
前言

混成電路為一成熟的微電子製造技術，在1970年代，混成微電子(Hybrid Microelectronics)電路技術被用以製造積

體電路。現在，雖然半導體已成為積體電路的主要產品，但由於混成微電子技術具有其經濟性與可靠度，及可作為多個半導體或其他元件的共同承載線路基板，以提供特殊的電功能，已被賦予新



▲圖一 混成微電子線路的示意圖



▲圖二 各類混成電路樣品。(環隆電氣公司)

的應用及推廣方向，如：汽車用電子、家用電子、消費性電子、高線路密度電子產品等。在其所包含的電子元件及線路，半導體元件可為裸晶或已封裝型態，被動元件可為直接鍍製或表面粘著元件(SMD)，圖一為混成微電子線路的示意圖。以混成微電子技術所製造的電子元件具有輕、薄、短、小、高頻使用、可靠性、修整性、良好熱傳導與其他元件的良好相容性等特色，可解決目前電子產品在發展過程中所遇到的困境，混成電路技術在目前呈現穩定的成長趨勢。

混成電路

混成電路為具有不同功能的電子元件連結於金屬線路的電氣絕緣基板上，基板上可能已具有電阻、電容及電感等元件。由於其具有主動晶片元件如半導體晶片，及被動元件如電阻及電感等，因此所製得的電子線路被稱為混成電路

(Hybrid Circuits)。混成電路通常以其連接導體線路的製造方法分為厚膜及薄膜混成電路。若其金屬線路化的製程為以真空蒸鍍的方式製造，其可製得膜厚為 30Å 至 $10,000\text{Å}$ 的金屬導電薄

膜。若其金屬化的製程係以網版印刷方式將導體及電阻材料印製於陶瓷基板上，則為一厚膜製程，厚膜製程所得的膜厚為 $0.1\text{mil}(25,000\text{Å})$ 至數個 mil 。

組裝(Assemble)作業為基板金屬化後的下一個製程步驟，元件可以高分子黏劑或共晶錫膏迴錫(Solder Reflow)黏著於基板上。元件黏著的基板可以二種方式黏著於混成電路組裝體上(Hybrid Assemblies)，分別為

(1)先將元件與基板以金屬線連結，再將基板黏著於組裝體內

(2)先將基板黏著於組裝體上，再行金屬線連結的作業。混成電路可製作出不同大小尺寸的電路，從只含有數個元件大小為 200mil^2 平方的電路，至含有數百個元件大小為 $4\text{in}\times 4\text{in}$ 的電路。圖二顯示由環隆電氣公司所製造的各類混成電路，其中有高元件數目混成電路與低元件數目電路。相較於蝕刻印刷電路板與半導體積體電路，混成電路的優點詳列於表一。

基板材料

在混成電路中，基板材料主要提供三種功能：

- (1)組合元件的承載
- (2)電子線路及厚膜元件的基板
- (3)散熱

此外，混成電路基板並需具有高電

表一 混成電路相較於蝕刻電路板與半導體積體電路的優點

相較於蝕刻電路板	相較於半導體積體電路
●面積小、質量輕	●在中低產能時設計費用低
●高性能	●容易修正其特性
●組裝容易、可功能性修整阻值	●高性能
●高信賴度	●高設計靈活度
●測試及修正容易	●具再工性(Reworkability)

表二 陶瓷基板材料的性質一覽表

特性	單位	96%Al ₂ O ₃	AlN* (TAN-170)	99.5%BeO	SiC
熱傳導率	W/mK(25°C)	20	170	250-300	270
熱膨脹係數	×10 ⁻⁶ /°C (25~400°C)	7.3	4.6	8	3.7
電阻率	Ωcm(25°C)	>10 ¹⁴	>10 ¹⁴	>10 ¹⁴	>10 ¹⁴
介電強度	Kv/cm(25°C)	100	140-170	100	0.7
介電常數	(25°C, 1MHz)	9.5	8.8	6.7	42
介電損	×10 ⁴ (1MHz)	3	5~10	5	500
彎曲強度	kg/cm ²	2400-2600	3500	1700-2300	4500
硬度	kg/mm ²	3000	1200	1200	3000

絕緣電阻、低孔隙度及高純度、高熱傳導率、低熱膨脹係數、良好熱穩定性、高平整度及高化學抵抗特性等性質。基板材料的種類有玻璃及陶瓷基板、高分子(Polyimide)多層基板及晶片(Wafer)單晶基板。陶瓷基板具有高電阻性、高熱傳導率及低介電常數是最常被使用的基板材料。常用的陶瓷基板種類有氧化鋁、氮化鋁、氧化鋇及碳化矽等，各類基板的特性如表二所示。氧化鋁基板具有高機械強度、適合的熱膨脹係數、來源取得及加工容易等優勢，為最常被使用的混成電路基板材料。氮化鋁基板具有高的散熱特性及低熱膨脹係數，亦被使用於高發熱性的混成電路中。近年來，由於高密度電路的發展趨勢，一種以傳統混成厚膜製程所製備的低溫共燒多層陶瓷(LTCC)基板亦被逐漸的採用。在低溫共燒陶瓷基板上，金屬連接線路與被動元件不但可製造於基板的表面，亦可被

製造於基板的內層，節省基板的表面空間，提高線路密度，以達到電子產品小型化的目的。表三比較各類基板所使用的材料及其製程。

薄膜(Thin Film)製程

薄膜可以真空鍍膜法（蒸鍍、濺鍍、化學氣相沉積法），溶液鍍膜法（浸鍍、旋鍍法）及電鍍法製得，鍍膜層的線路圖案可以光蝕刻法完成。真空蒸鍍法(Vacuum Evaporation)為最簡單的薄膜製程，其所使用的方法為在真空狀態下，10⁻⁵ torr，將金屬蒸氣直接鍍於基板表面。由於不同的成份具有不同的蒸氣壓，蒸鍍法通常以單一成份的鍍膜為主。濺鍍法(Sputtering)則以電漿打擊鍍膜原料所製成的靶材，將靶材上的成份分解成原子態而沉積於基板上，在基板上造成薄膜層，為最常被使用的薄膜鍍膜

表三 各類基板所使用的材料及其製程

材料	厚膜	薄膜	低溫共燒陶瓷	高溫共燒陶瓷	印刷電路板
基板材料	Al ₂ O ₃ , AlN, BeO	Al ₂ O ₃ , AlN, BeO, Si, Cu, 玻璃/陶瓷	玻璃-陶瓷	Al ₂ O ₃	
導體材料	Au, PdAu, PtAu, Ag, PdAg, PtAg, Cu	Au, Al, Cu	Au, Ag, PdAg	W, Mo	Cu
介電材料	玻璃-陶瓷 再結晶化玻璃	SiO ₂ , Polyimide	玻璃-陶瓷 再結晶化玻璃	Al ₂ O ₃	高分子
電阻材料	RuO ₂ 系	NiCr, TaN	RuO ₂ 系	-	-
相關製程	網版印刷	真空鍍膜	網版印刷及 疊壓製程	網版印刷及疊 壓製程	蝕刻、疊 層、電鍍

法。依其濺鍍機構的不同，濺鍍法可分為直流(DC)濺鍍法與高周波(RF)濺鍍法。直流濺鍍法所鍍製的薄膜需為金屬材料，增加磁場可增加電漿的強度及濺鍍率。高周波濺鍍裝置減低放電氣體的壓力，引起安定的放電，絕緣體也能濺鍍，此製程可形成SiO₂、Al₂O₃、Si₃N₄、BN、玻璃等蒸氣壓低的絕緣體薄膜。

化學氣相沉積法(CVD)把各種原料氣體導往加熱的基板上，在基板表面因還原或分解反應而將鍍膜物質沉積於基板上。化學氣相沉積法可鍍製高熔點的金屬物質或化合物，並可鍍製均勻薄膜於細小的纖維上，在半導體工業上常利用此方法鍍製介電層於矽晶片上。此方法的限制為待鍍物必須在高溫狀態下。

化學溶液鍍膜法以均勻的化學溶液為起始原料，利用浸鍍或旋鍍法將溶液均勻鍍於基板上，所得的鍍層經由乾燥及熱處理步驟可轉變成一固體薄膜。利用此方法可製成多成分系統薄膜，可精準控制薄膜化學組成，可降低熱處理溫度，可坐大面積及大量生產，且其所需的成本較低。需經由多次的製膜過程及結晶相的顯微結構不易控制為其缺點。

金屬薄膜電鍍法為在溶液中加一電

場，將金屬離子向陰極的方向移動，當金屬離子在陰極接受電子後，以金屬原子的型態沉積在陰極的位置。若將待鍍物懸掛於陰極位置，金屬原子即均勻的沉積在待鍍物的表面而形成薄膜。電鍍開始時金屬原子沉積於其所喜好的位置，然後再向四方擴散。電鍍厚的晶粒呈層狀成長，各層中的晶粒成長方向皆不相同，所得鍍層為一多晶質結構。

鍍製後的薄膜需經光阻塗佈、曝光、蝕刻等步驟，以製造出所需的線路。光阻的塗佈以旋鍍法完成，以紫外光線通過一光罩將光阻劑曝光，再以蝕刻法完成所需的線路或薄膜元件。利用多次的薄膜製程可鍍製多層薄膜混成電路，此種方法亦被歸類於多晶片模組的製程中，稱為MCM-D。

厚膜(Thick Film)製程

在厚膜製程中，基板上各層以網版印刷方式印製於基板表面，如圖三所示。印製之厚膜材料呈油墨狀或膏狀，其中包含三種主要的成分：

- (1)顯現厚膜電性的功能相
- (2)使膜層與基板相連的低溫與高溫黏結劑

(3)協助印刷作業完成的各類溶劑

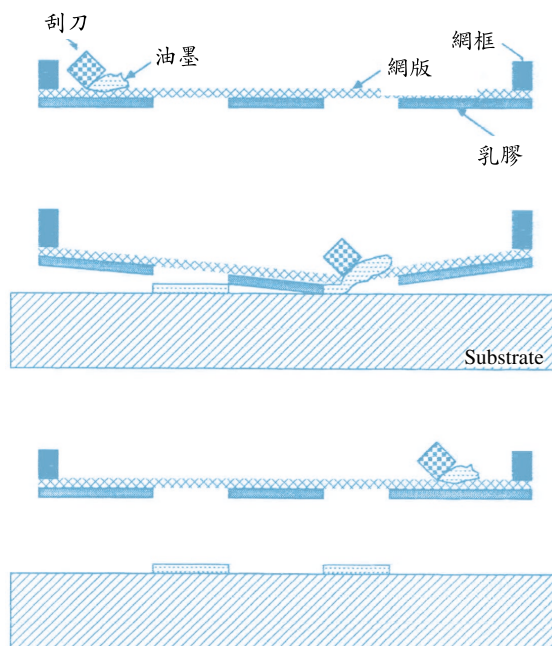
導體膏內的功能相為金、銀、銀-鈦、銀-白金、金-鈦合金等。金屬種類的選擇依據製程中所使用的變數而定，如金屬線銲接性、銲錫性、環境因素、電導率及成本要求等。

電阻膏系統的組成包括玻璃粉末、導電粒子、有機溶劑及高分子樹脂等。玻璃粉末主要成分為硼酸鹽及矽酸鹽系再加上氧化鉛，再依實際需要添加其他物質如：CaO、ZnO、 Al_2O_3 等。而在導電粒子部分，現在商用厚膜電阻油墨最常使用的導電粒子為Ru系，包括 RuO_2 及 $M_2Ru_2O_{7-x}$ ，其中M為Bi、Pb、Ba等的複合氧化物。電阻層中玻璃與導電粒子之比例高低決定電阻值的高低，一般而言，玻璃比例愈高電阻值愈高，在低電阻值膏($10\Omega/\square$)中常加入Ag及Pd兩種導電物質以增加導電率。商用電阻糊中所常使用電阻油墨的導電粒子為 RuO_2 及 $Pb_2Ru_2O_{6.5}$ 兩種。一般對於厚膜電阻糊有下列幾項特性要求：印刷容易、優良耐電壓特性、易於雷射切割、均勻性佳、再燒特性及耐熱性良好，電阻溫度係數(Temperature Coefficient of Resistor; TCR)、價格低廉及易於清洗。厚膜電阻為一個複雜的非平衡系統，電阻油墨中的導電粒子經過燒結後，均勻分佈在玻璃基材之間形成網狀(Network)、環狀(Ring)、鏈狀(Chain)或細胞狀(Cell)結構的導電通路。影響厚膜電阻層阻值變化的因素相當多，主要有燒成後導電粒子的分佈，電阻油墨中玻璃成分及含量，導電粒子及玻璃粒子的粒徑等。另外，燒結的溫度及時間、燒結過程導電粒子的成長及凝聚、電阻層厚度、燒結過程中電阻層與基板間的反應及擴散行為、厚膜層的燒結收縮、燒結氣氛等因素，對電阻值變化也有不可忽略的影響程度。

介電材料在厚膜製程中的主要功能為導體層間的絕緣材料、電容元件的材料及基板的封裝材料等。作為絕緣的介電材料通常為低介電常數、低介電損、高耐電壓、高絕緣電阻、熱膨脹係數與基板相符的玻璃-陶瓷材料。鈦酸鋇則常被使用為電容膏內的功能性材料，由於在電容膏內具有低熔點的玻璃成份，鈦酸鋇無法保持其高介電常數的特性。電容膏的介電常數(k)大約為150。為使已燒成的被動元件可保持其特性，作為基板封裝的介電材料主要為低熔點的玻璃，其燒成溫度大約在 $500^\circ C$ 左右。

在厚膜油墨內所添加的玻璃組成作為厚膜與基板的黏結劑，可使厚膜層與基板黏著而不脫落。在導體膏內，玻璃的添加量可決定導體膏的燒成溫度。對於電阻膏，玻璃的成份被用以調節電阻層的電氣特性，如電阻溫度係數。

油墨內的有機黏劑與溶劑則作為印刷作業時功能材料的載具，使上述的導體、電阻、電容元件內的功能性原料粉末能在印刷後黏著於基板上。為使厚膜元件內的原料成份能均勻分佈於厚膜層



◀ 圖三 網版印刷示意圖

內，所使用的有機溶劑與黏劑必須能與原料粉體完全潤濕。有機溶劑的含量與種類決定厚膜層的印刷及乾燥特性。

在厚膜層的燒製過程中，先將印刷後的厚膜於150°C的溫度下乾燥15分鐘，以移除厚膜層內的揮發性溶劑。再於燒成溫度為850°C的帶爐內進行燒成作業，在燒成區(850°C)的時間約為10分鐘，完成依次燒成所需的時間約為30至60分鐘。在溫度區間為300至500°C的範圍內，厚膜層內不具揮發特性的有機黏劑產生分解效應。在溫度區間為300至500°C的範圍內，厚膜層內的玻璃開始熔融，厚膜層開始燒結，厚膜層與基板產生反應而黏著於基板上。貴金屬導體層可於大氣中燒成，然而銅導體層則必須在通氮氣的還原環境下燒成。在厚膜製程中，印刷(Printing)、乾燥(Drying)、燒成(Firing)步驟可被重複循環使用，以製成多層結構的線路。

圖三所示為網版印刷的示意圖，最上方的圖左有一刮刀，用以將所擬印製之油墨經由網版中的空隙，刮塗在基板上方，網框一般均為鋁合金擠壓製成，網版多由不同線徑之不銹鋼線織成，為達成不同目的，織線角度可能是30°、45°、或90°，一般可依網目大小分為100、200、325等。印製細線需用高網目之網版，印刷之圖案則由可感光乳液在網版上方製成，圖中開口部份，即為由溫水蝕刻乳膠而形成之圖案。

共燒陶瓷技術

多晶片模組(Multi-Chip Modulus, MCM)增加基板上晶片的單位密度、減低連接晶片導體的長度及減低網路間的電容效應，不但可增加線路的性能及其信賴度，並可達到電子產品輕量化與小形化的要求。陶瓷基多晶片模組以成熟的多層厚膜技術製造模組所須的基板，為

一具有經濟效應的製程。然而以印刷方式製作多層線路受到厚度以及均勻度的限制，因此一般多採用共燒技術製作之。依所使用燒成溫度的不同，陶瓷多晶片模組的製程可分為高溫共燒陶瓷技術(HTCC)及低溫(<1000°C)共燒陶瓷(Low Temperature Co-firable Ceramics, LTCC)技術。低介電常數基板材料及低電阻導體為多晶片模組製造過程中的兩個重要因素。傳統的陶瓷多晶片模組以高溫共燒陶瓷技術製造，其基板材料主要為96%氧化鋁。由於其必須在±1600°C的高溫條件下燒成，其所使用的導體材料（主要為鎢或鉬）極易被氧化，而使基板必須在氫氣的環境下燒成。低溫燒成的多晶片模組以玻璃與氧化鋁或堇青石的混合物為基板材料，在相對低溫(<1000°C)及一般氣氛下燒成。傳統的電阻及導體材料可被使用於低溫燒成多晶片模組中，導線、電容及電阻元件可埋入多層陶瓷基板中或直接燒製於基板表面，以增加線路與元件密度及節省空間，供主動元件使用以造成3-D的構裝結構，達到縮小基板尺寸的目的。

低溫燒成基板的其他優點尚有：

- (1)以厚膜帶積層製造，易於多層化
- (2)配線集中於內層回路，實裝面積較小
- (3)可在通孔上形成零件墊片
- (4)可能形成0.1mm與小口徑通孔
- (5)散熱性高
- (6)熱膨脹係數與Si接近，可搭載Flip Chip。

圖四為低溫共燒陶瓷基板的示意圖。

雷射修整 (Laser Trimming)

印製於基板上的被動元件內部為一

非平衡狀態，欲求一固定的電阻值十分困難，其電阻值與預計值呈大約 $\pm 20\%$ 的變易值。在混成電路中準確性要求高的電阻須設計於基板的表面，經由雷射修整的過程以達到電阻精準度的要求，線路中誤差容許量較大的電阻則可埋入基板夾層。為能達到所設計的電阻值，厚膜電阻燒成後的修整工作為元件製造過程中所必須的加工步驟。主要的修整方法有：

(1)噴砂研磨修整(Abrasive Trinning)

(2)雷射修整

噴砂研磨修整法係將磨料藉一高壓空氣經一窄口的噴嘴射出，藉由磨料與厚膜電阻層的研磨修整電阻層的幾何形狀，不加熱的加工過程為其優點。但以噴砂法修整極易造成電阻邊界暴露及粉塵污染，且無法做高精度的修整。雷射修整則藉由雷射所產生的高熱將電阻層的材料氧化並產生 $2\sim 2.5$ mil的缺口，其優點為：高物質移除率，電腦控制—可自動化操作，準確且高速、乾淨的加工製程，及可於高密度線路板上加工等。但由於熱震所造成的裂痕則為其缺點。

雷射修整機的構造與工作原理如圖五所示。首先，由電腦中輸入所欲修整之電阻值，再由電腦來控制雷射的強度、修整之長度，而得到所設定之電阻值；雷射由Krypton Lamp照射YAG晶體產生，經由Q開關來決定雷射脈衝之強度。雷射光源經鏡射來調整其位置，再由聚焦透鏡聚焦而產生所需之雷射光束。雷射修整所使用的雷射大部份為Nd:YAG雷射，其優點為：

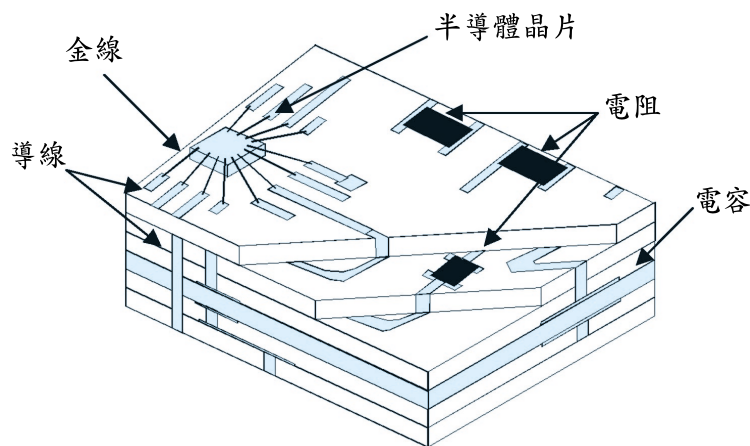
(1) 振盪波長($1.06\mu\text{m}$)易為電阻體所吸收

(2)可得到較小之雷射光束，其可調整的變數為Krypton燈的功率、聚焦孔徑的大小、Q開關的頻率、光束位置（修整速度）及透鏡聚焦能力。

經由雷射修整後的電阻層，其導電路徑變小而電阻值增加。

厚膜電阻接受雷射修整的量愈多對阻體的特性愈不利，例如耐壓強度、熱與雜音特性等。因此阻體的印刷燒成愈接近目標值，修整程度就可以愈少，但不可以超過目標值，否則即無法修整，因為雷射修整僅能將阻值調高。一般而言，燒成阻值為以目標值的60%左右皆可接受修整。雷射修整後電阻的穩定性受到雷射光束的變數、量測系統的操作變數，及電阻層的特性所影響。在操作過程中所有的影響變數均須被精確地控制。經由雷射修整後的電阻層，由於熱震(Thermal Shock)效應使印製於氧化鋁基板上的電阻層在雷射切割線邊緣產生裂縫，尤其是在雷射修整線的頂端。高阻值電阻層具有高玻璃含量，易反射雷射光束，為達成預定修整效果必須加強雷射功率，更容易產生微裂縫。由於電阻層裂縫的存在，而造成電阻阻值的漂移，此漂移現象受到所施加電阻層厚度影響，當電阻層厚度大於0.5 mil時，其漂移現象較為明顯。

電阻漂移的主要機構有：



◀圖四 低溫共燒陶瓷基板示意圖

(1)由於表面裂縫所造成的即時 (Instantaneous Short Time)電阻漂移及

(2)由於應力釋放造成裂縫成長而形成的長時間(Long Time)電阻漂移

電阻漂移受到電阻層厚度的影響，此現象可以施加玻璃覆層而減低其影響力。修整後的厚膜層阻值漂移亦受到修整面積與修整形狀的影響，阻值漂移量隨著修整面積的增大而變大。為減少因雷射修整後所產生的阻值漂移，其修整面積應小於30%。雷射修整對厚膜電阻層電性的影響亦決定於所使用基板之種類。

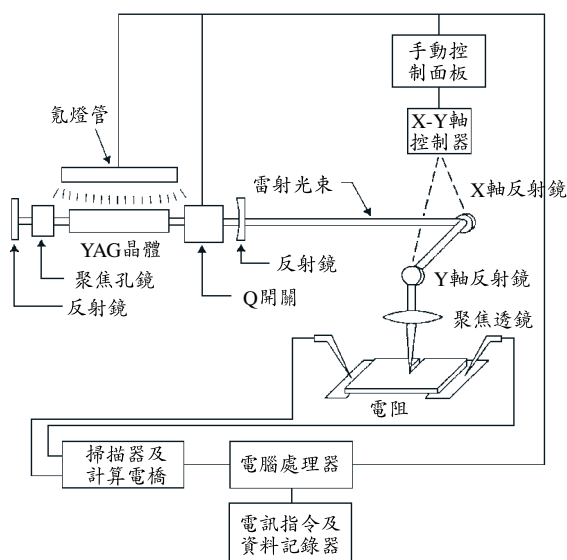
混成電路的應用

混成微電子電路已被應用30年以上，在60年代的初期，混成電路被大量的應用於武器系統內，如洲際飛彈及醫療電子系統如心臟脈律器。相較於印刷電路板，使用混成電路的主要原因為其具有較高的可靠度與較小的尺寸。在70年代的初期，半導體IC取代了部分混成電路的應用，然而在由電阻及電容元件與IC一同形成模組的電路中，混成電路顯現其無法取代的特性。現在，混成電

路仍然被使用於許多的軍事及醫用電子產品中，特別是當產品需要輕量化、小型化、及高信賴度時，利用混成電路製造技術生產被動元件與IC構裝產品，更成為混成技術新近之發展趨勢。

參考資料

1. J. J. Licari and L. R. Enlow, Hybrid Microcircuit Technology Handbook, 2nd Edition, Noyes Publication, New Jersey, 1998.
2. Hybrid Microelectronics Handbook, edited by J. E. Sergent and C. A. Harper, 2nd Edition, New York, 1995.
3. Y. Shimada et.al., "Large Scale Multilayer Glass-Ceramic Substrate for Superconductor", IEEE Trans. on Comp., Hybrid., and Manuf. Tech., Vol 13, 4, 751-758, 1990.
4. H. T. Sawhill et.al., "Low Temperature Co-Firable Ceramics with Co-Fired Resistors", Multichip Modulus, edited by R. W. Johnson et.al., pp. 472-479, IEEE press, New York, 1989.
5. G. Palmer and G. M. Newton, "3-D Packaging Using Low Temperature Co-Fired Ceramic (LTCC)", ICEMM Proceediing '93, 307-319, 1993
6. H. Yamamoto, Y. Kurokawa, Y. Shimada, and T. Kamata, "Metallization Development and Application for Aluminum Nitride Substrates," Electric Components Conference, Proceedings, 39th, p.23~28, 1989.
7. Introduction to Thick Film Technology, Du Pont Technical Report, Du Pont, 1990.
8. "Trimming Thick Film Elements", in Thick Film Hybrid Microcircuit Technology, by D. W. Hamer and J. V. Biggers, 159-192, 1972.



►圖五 雷射修整機的構造與工作原理