

# 薄膜整合被動元件 發展概況

◆陳金源

乾坤科技公司

研發部 專案經理

## 摘要

隨著電子產業的進步，被動元件的面貌也一再的變化，正朝向小型化與複合化前進，而由於高頻需求的增加，日益受到重視的薄膜被動元件，也有相同的趨勢，本文將對目前薄膜被動元件的現況、發展與技術作一簡單的介紹。

## 關鍵詞

薄膜(Thin Film)；被動元件(Passive Components)；整合被動元件(Integrated Passive Components; IPC)；多晶模組(Multi-Chip Module; MCM)；電阻(Resistor)；電容(Capacitor)；電感(Inductor)

## 前言

二十世紀為人類史上成長最快速的時代，在歷經了石化工業起飛、電腦革命、通訊自由化及近年來之網路飛快成長，如何兼顧人類發展與環保需求為邁進二十一世紀必須思考的問題。因此效能與速度便成為必備的要素，在此前提下，更進一步促進電腦的發展與通訊的需求而邁向3C整合及智慧型產品<sup>[1]</sup>。最新的可攜式無線電話、數據機以及上網產

品均要求輕、小的狀況下，仍須有更多的功能、更好的性能與更低的價格。隨著電子產業的發展，人類對於輕、薄、短、小且省能源產品的需求日益殷切，除了主動元件整合的不變趨勢以及要求更強大的功能外，已迫使被動元件也得走向整合一途，同時對薄膜被動元件的需求亦更加殷切。

尤其是在高頻應用如高效能的電腦與無線通訊產品上。例如：在傳統的手機上約有400個元件，其中只有20個以下

為主動元件，而目前的手機之元件個數已經縮到100個以下。被動元件佔約80%的印刷電路板的空間，同時也囊括了70%的產品封裝成本。所以若能達成被動元件整合技術，將可明顯降低電路板的面積，更可直接減少產品的大小與重量，進一步容許在相同面積的產品下，擁有更強大的功能。此外，生產線產能增加、庫存降低、更高可靠度、更好的功能兼有低廉價格的產品，將因被動元件整合技術的普遍運用而產生。主要趨勢包括了小型化、積體化與高頻低損耗。被動元件整合技術，不僅可提供更簡潔的整合被動的網路產品，也能供應所需高頻功能而結合的最佳化的一組主動元件之高性能密度平台服務。

### 薄膜被動元件的簡介

目前表面黏著型(SMD)被動元件的主要製造技術有厚膜印刷、陶瓷燒結與薄膜技術等，其中厚膜印刷與陶瓷燒結不但國內已有許多文章討論<sup>[2-3]</sup>且有不少廠商從事生產工作，如國巨、華科等知名的上市公司。相對的，由於薄膜技術進入門檻高，除了乾坤科技已有十年的經驗外，以往國內少有廠商與研究單位進行相關研究。但由於看好薄膜技術的發展，近年來，除了學術單位如中央、清大與交大相繼有相關研究人員投入外，在工業界亦有光韻<sup>[5]</sup>、國巨、華科等也陸續投入薄膜被動元件的開發。薄膜被動元件主要使用與半導體相同原理與設備，除因產品有不同的工藝水準要求外，並無其他的不同；主要包括鍍膜、黃光微影(Photo Lithography)、電鍍及後段封裝。鍍膜方式主要取決於所生產的被動元件如電阻與電感常用有直流濺鍍

(DC Sputter Deposition)、交流濺鍍、蒸鍍(Evaporation)等製程，若要形成電容則常用物理氣相沉積(PVD)、化學氣相沉積(CVD)等方式，而生產完成的晶片(Wafer)再經過切割、封裝與測試即成為常見的晶片型被動元件。

以薄膜電阻為例，其與一般厚膜電阻主要的差異在於，厚膜晶片電阻是在陶瓷基板上用印刷的方式將所需的單一或網路線圖成型，並經一定的溫度燒烤、切割而成的電阻元件。薄膜電阻則是使用類似半導體的製造方式，在真空的環境下將所需的電阻材料沉積於陶瓷或矽基板上，並經由一連串的曝光、蝕刻、雷射切割製程而成的電阻元件。其生產方式、技術和成本，以及產品特性和應用以表一來說明。

### 薄膜被動元件現況

#### 一、電阻

利用薄膜技術所製作的單顆電阻，大都介於10~100k之間(0402尺寸)，有極高的準確度(0.1%, 0.5%)及良好的TCR(<100ppm)；使用這一系列的材料(表二)，主要是藉由線性電阻原理與藉由控制薄膜電阻材料(表二)的厚度，運用其電阻率在40~800Ω/□左右所產生的單層電阻特性。運用在高阻值方面的需求，是利用彎曲的電阻設計，加上製程線寬縮小到5~10μm的能力，以提供高阻值。一般而言，若是採用薄膜製程直接生產出來的阻值大都在5%以內的誤差，經由雷射修整的技術則可以達到0.1%與0.5%的需求。

目前主要的薄膜電阻供應商除了乾

坤科技與關係企業日本進工業外，主要有美商的Bourns、Vishay、BITEchnology、IRC及日商的KOA、Matsushita等，已經有0201規格的小型化產品問市。

## 二、電容

一般的資訊產業由於運作速度較低，對於電容的特性要求大都為高容值，近年來由於CPU速度的增加才逐漸有較高頻電容的需求，因此晶片型薄膜電容目前大都侷限在高頻通訊的應用。典型無線通訊手機無論在射頻或基頻的部份，對於電容值的需求範圍是相當廣的，從1pF一直到100nF，其中目前的手

機射頻應用的容值在100pF以下，以20pF以下為主要應用；在高容值的應用仍以積層陶瓷電容為主。因此，薄膜電容介電材料雖多（表三），目前的晶片型薄膜高頻電容材質，利用氮化矽或氧化矽電漿沉積的薄膜，此一材料，除具有相當優異的RF特性外，當電容密度在50~200 pF/mm<sup>2</sup>時更有低的電容溫度係數(TCC)，且有良好的品質特性，當低頻時Q可達1,000~10,000以上，崩潰電壓強度達到可接受50V DC以上。

目前薄膜高頻電容供應商，清一色為美系廠商，如AVX、Johanson等主要以0603、0805為主，容值大都在100pF以下，此外也有可在高頻應用的MLCC，但其Q值相對較差。

表二 薄膜電阻材料特性

Material	Resistivity $\mu\Omega\text{cm}$	Thickness (nm)	$\Omega/\text{square}$	TCR ppm/k
NiCr	~120	0.5~12	40~170	25
ZnCr	-	0.5	800	100-400
TaNx	~400	40~80	100/25	150

## 三、電感

在一般的手機中，電感元件佔所

表一 薄膜晶片電阻與厚膜晶片電阻的差異

項目	厚膜電阻	薄膜電阻
生產方式	1. 網版印刷（網印機） 2. 退火或燒結（退火爐） 3. 高生成溫度	1. CVD、Sputter等成膜技術（真空設備） 2. 黃光顯影化學蝕刻（曝光、顯影、蝕刻設備） 3. 不需高溫生成
技術和成本	1. 設備簡單、成本較低 2. 技術及進入障礙較低 3. 產品平均銷售單價0.03元-0.15元	1. 設備精密、投資金額較高 2. 技術精密度高、需累積經驗 3. 產品平均銷售單價0.2-0.4元
產品特性和應用	1. 精密度與穩定度較低 2. 特性取決於物質材料 3. 膜厚大於5mm 4. 材料特性易於在高溫時產生變化 5. 應用於電子領域精度要求不高的產品	1. 精密度高、特性易控制 2. 材料特性成分不易起變化 3. 膜厚小於5mm 4. 可形成新材料 5. 應用於電子領域精度要求高的產品

有元件的10%以下，而其值約在1~100nH，但它們卻深深影響了全體RF的特性。對於電感來說，品質係數(Q)是它最重要的參數，所謂的品質係數就是一個電感所儲存能量與消耗能力的比率；尤其在振盪電路中(LC Tanks)或設計低損耗的被動過濾器(RF Chokes)和匹配電路時，更需要高品質係數的電感來獲得低雜訊的特性，例如於VCO應用時，雜訊指數(Noise Figure-NF)主要決定於所使用的LC-Tank的Q值，而此一Q值又為電感所決定，若能有高品質的電感，不但NF可較好且有較低的能量損失，而在單顆電感的Q值主要是由電感圖形的設計與金屬導線的特性(表四)所決定，其中導線的肌膚深度(Skin Depth)是一個十分重要的參數，一般設計的導線厚度要達肌膚深度的三倍以上。此外，若使用在匹配電路上，電感的頻率響應及感值精準度就十分重要。

目前主要的薄膜電感供應商除乾坤外仍以日商主，有Murata、TDK、Toko等，主要以0603及0402尺寸為主，所能達到的規格在100nH以下，目前正朝0201之小型化趨勢發展。除此之外，高頻電感的生成方式還有積層陶瓷、繞線與雷射修正等方式。

#### 四、基板選擇

整合薄膜被動元件製程均是在基板上面製作的，而它在最後的製程中具有成本、良率與性能決定的關鍵因素。一般整合被動元件的基板包括矽晶片、氧化鋁基板、高阻值晶片、玻璃晶片，以及在薄膜顯示器產業常用的LAP玻璃材料。而對於美系廠商目前所發展的產品大都以配合IC製程的矽基板為主，在近來十分熱門的高頻模組則大都以LAP玻璃為主。其實無論是晶片、氧化鋁基板或

表三 薄膜電容材料特性

Material	Deposition	$\epsilon$	$\tan\delta$	TCC ppm/k	Thickness relationship	Breakdown voltage (MV/cm)
SiNx	PECVD	8.5	0.003	<30	NA	7
AlOx	Anodization	8	0.017	300	1.35	-6
TaxOy	Anodization	27	0.01	250	1.6	-6

表四 薄膜金屬材料特性

Conductor	Resistivity $\mu\Omega\text{cm}$	Track resistance $\text{m}\Omega/\text{square}$ at $5\mu\text{m}$	Thermal expansion coefficient ppm/k	Thermal conductivity W/mK	Skin depth $\mu\text{m}$ @ 1.5GHz	Skin depth $\mu\text{m}$ @ 3GHz	Skin depth $\mu\text{m}$ @ 30GHz
Al	2.82	5.6	23.2	237	2.3	1.6	0.9
Cu	1.72	3.4	16.1	398	1.7	1.2	0.7
Au	2.22	4.4	14.2	318	2.0	1.4	0.8
Ag	1.63	3.3	19.0	427	1.7	1.2	0.7

是LAP玻璃，均夾帶既有製程設備能力的優點，以及量產的寶貴經驗。而氧化鋁基板模式最重要的優勢是後段的封裝成本為所有基材中最高為低廉的。在國內，乾坤已經擁有將近十年的量產經驗，並有量產的經濟規模。

## 高度整合的趨勢

除前面所提的單一被動元件外，目前各廠商也已經陸續發展出整合兩種被動元件的複合型元件，如用作EMI雜訊消除的L型與T型R-C濾波器<sup>[5]</sup>，同時因應被動元件整合的潮流，國內外有許多廠商陸續發表相關計劃（表五、表六），包括了以PCB、LTCC等厚膜為主的技術，亦有許多廠商開始發展薄膜整合被動元件模組（表七），其中LTCC及薄膜被動元件為目前最被看好的高頻整合被動元件整合技術（表八）。目前市面上所見到的整合模組以SyChip所推出的手機用GPS接收模組為最高。

## 整合模組的技術挑戰

### 一、電阻、電容、電感的新要求

若針對無線通訊來說，電阻在行動電話的應用範圍約在10到100,000 Ω之間，若選用具有25Ω/□電阻特性的製程與材料，特別適合於高頻匹配時50 Ω的需求。然而由於採用較小的片電阻製程，對於需要大阻值的直流電阻時，將會有極大的電感與電容效應，幸好這一些效應將會快速的衰退至可忽略。對於電阻的等效模型我們經常使用RLCG傳輸線模型來描述包含貫穿孔(Via Hole)及電阻本身所產生的效應。

而在選用做為薄膜電阻材料時，需考慮到其阻值大小、製程匹配情況以及電阻溫度係數(TCR)。一般希望能達到在操作溫度範圍中鄰近兩電阻僅0.5%的變化以及0.5%的穩定度。這一系列的材

表五 世界主要RF元件供應商之整合模組計劃

Module	Company-Technology	
Bluetooth	Alcatel-LTCC CSR-PCB Ericsson-LTCC	Lucent-LTCC, Thin Film on Silicon Nat' l Semi-LTCC Philips-LTCC
Switch	CTS-LTCC Murata-LTCC	Sorep-LTCC
Power Amplifier	Alpa-PCB Anadigics-Thick Film Ceramic, PCB Contexant-Thick Film/Plated Ceramic, PCB	Hitachi-LTCC, MCM-D Motorola-PCB Philips-Thick Film Ceramic, LTCC
Integrated Passive Device	AVX-LTCC CMD-Thin Film on Silicon	Intarsia-Thin Film on Silicon Lucent-Thin Film on Silicon

資料來源：Prismark<sup>[6]</sup>

表六 國內外整合被動元件發展現況

	廠商與機構	技術趨勢	目標產品
日本	Murata, TDK, Panasonic (Matsushita), Hitachi-Metal, Kyocera	目前已利用LTCC開發出複合式元件如LC Filter，並逐漸有整合度較高的元件產出，但仍非生產主力	各式整合被動元件如Coupler，AntSw，Bluetooth，PA等RF Module
歐美	IMEC, ETHZ, SyChip & Intrisa	由傳統MCM-D出發朝薄膜被動元件整合模組發展，以高頻無線通訊應用為主	VCO, MW Product, GPS Module ...
臺灣	國巨，同欣，華科，禾伸堂，達方，天揚，璟德，美磊，工研院	以MLCC，電感，厚膜電阻為目前主要產品，正透過技術轉移或購買重要原物料方式開始朝LTCC技術發展	Diplexer，Balun，Coupler及結合LC之Filter
	乾坤	多年厚薄膜被動元件量產經驗，已有多項通訊應用產品，正整合多項技術朝薄膜整合被動元件發展	AntSW及各式複合式被動元件

表七 世界主要的被動元件整合廠商概況

	IMEC	ETHZ	SyChip	Intrisa	乾坤
主要技術	Glass Substrate BCB & PI Cu Trace R: TaN C: Ta <sub>2</sub> O <sub>5</sub>	Glass/Al <sub>2</sub> O <sub>3</sub> BCB & PI Cu Trace	Si Substrate R: TaSi C: SiN Trace: Al & Au	Glass Substrate BCB R: TaN C: Ta <sub>2</sub> O <sub>5</sub> /Al <sub>2</sub> O <sub>3</sub> Trace: Al & Au	Al <sub>2</sub> O <sub>3</sub>
長處	多種技術整合能力	使用24" LAP，Low Cost	市場目標名稱、與Lucent關係深厚	最為完整的基礎建設（製程與高頻）	大量生產經驗
弱點	量產經驗不足	目標市場Niche	以Si為基板高頻特性差	經營運作成本大，無明確市場	高頻與通訊市場經驗不足
目標產品	VCO for DECT	MW Product such as Satellite Switch	GPS Module VCO	LNA @6.5G DCS Module	AntSW & Complex Passive
國家	比利時	瑞士	美國	美國	臺灣

表八 薄膜及LTCC重要特性比較

	薄膜	LTCC
Resistor Value	100 to 200k	50 to 100k
Inductors Value	Up to 150nH	Up to 100nH
Capacitance Density	100~500pF/mm <sup>2</sup>	1pF/mm <sup>2</sup>
Line Width	15μm	100μm
Via Size	10μm	130μm
Number of Routing Layers	2~6	More Than 20
Weakness	初期設備投資大，需較大經濟規模，多種技術整合，需有完善整合能力	線路結構複雜，3D電磁干擾嚴重，尚無大量量產經驗，製程變異多，需長年經驗方能掌握
Strength	可應用於高頻整合模組與半導體製程類似量產可行性高，線路結構簡單，高頻線路設計較易	廣泛應用於低頻、數位與射頻模組，初期設備投資較少、整合較少技術類型

當高的幾何精確度。這些薄膜電阻的結構，通常直接生成在基板的表面上，如此可使圖案定義的準確度達到最高，並且能幫助解決負載時的散熱問題。其中，金屬層的均勻度與製程圖案的控制對於元件最後的準確度相當重要<sup>[7]</sup>。

整合被動元件技術所提供的電容值，主要從0.25pF到500pF。若需要更高的電容值時，尤其是在RF的去耦合功能，就必須改選氧化鋁或氧化鈮的鍍膜，因其電容密度均高於500pF~1nF/mm<sup>2</sup>，能滿足典型的RF IPCs、單一功能RF模組以及完整的RF模組系統。典型的整合被動電容製程，在基本金屬-絕緣-金屬(MIM)的電容結構中，使用兩種或多種的非鐵電容材料來滿足數值與性能的需求，而在設計這些整合的被動MIM電容時，必須特別注意且確保低的串聯電極電阻與對地最小的寄生電容，更由於這些材料系統，能獲得良好的模擬結果而有助於高頻的設計以至於元件的結構與

製程。

在設計晶片型單一電感時，由於晶片面積大小的限制，因此如何在有限的面積下獲得最大的Q值與感值，是一般薄膜電感的最大挑戰。而在整合型被動元件時則不同，由於面積限制非主要因素，而以製程的單一性與良率為主要考量。因此無論是以單層或螺旋堆疊的電感元件，都需在典型的整合被動技術中將其定義清楚，如螺旋堆疊的電感元件就給予高電感性/單位面積一個接近n<sup>2</sup>的係數，此處的n為螺旋堆疊的層數。

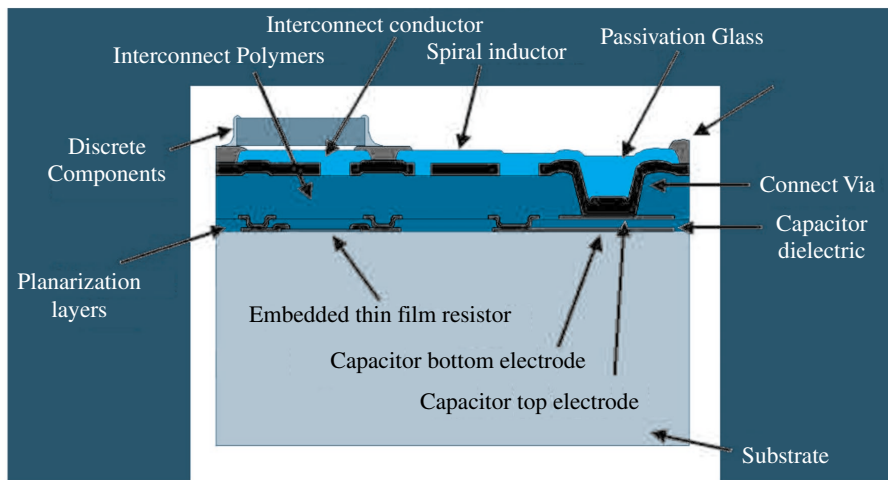
一個典型的二層金屬製程，當每一元件消耗的面積不高於1.5mm<sup>2</sup>的情況下，其所形成的整合電感值約從1~100nH。透過電感的最佳化設計與材料的慎選，當電感值在1~20nH且自我共振頻率為2.5~15GHz時，其電感的品質參數可達到40~70。對於整合性的被動元件而言，基板與電感材質的容許變化是很窄的，而高品質係數與高自我共振頻率的

電感元件才能與離散式的SMT元件分別在尺寸、價格與性能一較高下。

## 二、多重金屬連接線

這些整合的被動元件電阻、電容與電感，藉由多層的金屬結構相互連接。所以它的厚度，比起現在一些製程技術約大了5~10倍。如此一來，5~15 $\mu\text{m}$ 厚的聚合物介電材料就常被選為介層，而鋁或銅金屬的厚度則約2~7 $\mu\text{m}$ 。這些層的厚度可形成低損耗的電感，而低的聚合物介電常數以及使用10mm或以上的金屬線寬，即可讓同平面(CPW)或微帶線結構的傳遞電阻線損落在可接受的30~80m $\Omega$ 範圍內，而對於連接的型式主要採取同平面結構，採用CPW結構主要的好處在於，訊號與接地於同一平面時可以輕易的连接外加的元件，同時，CPW的特性阻抗主要由中心導線的寬度及與兩旁的接地層距離所決定，故能依照實際需求調整線路的特性阻抗，除此之外，CPW比傳統的微帶線結構較不易受基板厚度變化的影響，可以有較穩定的電子特性。

▼圖一 薄膜整合被動元件剖面示意圖



典型的多層金屬製程將會提供兩或三層金屬，而最低的層(M1)一般均將其當做接地面以及MIM電容元件的下電極板。至於較高的金屬層(M2和M3)，則提供來做為傳遞線、重複繞線以及電容的上電極板。而聚合物介電材料的選擇，對於整合被動製程來說是相當重要的，並且對於整個製程的成本與性能有著舉足輕重的地位。至於其他聚合物的介電材料性質，包括熱穩定度、吸濕性、以及彈性係數，這些都可以成為介電層材料選擇的重要指標。

## 製程整合與整合被動模組的封裝

這一項整合材料與元件到製程的流程與IC開發非常類似。首先，這些單獨製程模組開發後，再將其整合以確認製程與材料的相容性，同時建立好製造流程的設計準則。即便如此，對於製程的架構與材料的選用必須特別注意，以便確保在負載時有很好的穩定度，合宜的電子遷移率與ESD性能、吸濕性與耐腐蝕性，以及長期微電子結構的穩定性。

而在整合被動製程的電阻與電容元件的準確度，取決於相關參數的函數，包括：膜厚控制範圍、形狀尺寸的準確度，並且它們會隨元件尺寸而改變。例如當元件的面積在50mm<sup>2</sup>以上且黃光製程的精度達1%時，便使3 $\sigma$ 界限達到+10%。

圖一所示，即為薄膜整合被動元件製程所產生的剖面圖及結構。這樣的一套製程可製造出所需的電阻、電



容與電感元件，以及低電感的接地結構與連接這些被動元件的傳輸線路。而這些薄膜架構均架設在一個合適的基板上。在定義這些重要的製程時，儘量減少光罩數（典型約需6-10道）以及降低製程複雜度，如此來滿足元件所須具備的性能與精確的準則。

以往IPD的網路產品，往往必須以晶片尺寸的封裝(CSP)或IC封裝方式來處理，但是乾坤科技由於以往開發被動元件的經驗，得以使用可靠度更高的邊電極方式封裝，大大的提高可靠度與降低成本。單功能模組與完整的RF無線收發次系統，藉由焊線連著或球狀錫黏著的電子連導連接晶粒的製程，可以順利讓主動元件封裝連接到被動元件的基板上。有一些離散的主動元件與特殊被動元件，例如二極體、大容量電容等，需要背後的連接，以及全面立體的結構是需要SMT來完成封裝。

RF IC與其它射頻元件一般均改以晶粒封裝的方式，如此便能好好運用非常低廉且具複雜性的焊線電感晶粒製造技術。至於使用IPD矩陣狀的晶片級封裝、測試以及膠帶封裝，亦或全模組的封裝、測試，都對整合被動元件技術增加了成本效益。

## 高頻設計與測試相關能力

除了一般元件廠商原來所具有的製程能力外，由於整合被動元件密度高、產品功能強且需配合系統規格，現在特別強調Time-to-Market的要求，如何能快速的產出樣品、試產及量產以應付市場快速的變化，然而目前無線通訊產品的設計流程中，關鍵零組件RF IC與試驗板

的研發各約需時2~4個月，需幾萬至幾十萬美金的成本，更別提及因產能與市場變化所造成的延誤及損失，所幸良好的電腦輔助設計將可協助節省成本與達成快速反應的目標，因此具備高頻的能力是不可或缺的。

在處理高頻訊號時，若要有良好線路的設計結果，Simulation與Modeling是必備的工具。藉由電腦的模擬可避免人為錯誤的產生且可縮短研發時程，尤其希望能將所有元件一次生產完成，則加以修改的機會就相對減少許多，若無良好的輔助工具勢將增加許多的成本與時間。

在RF量測上，除需對於各種元件及積體電路量測理論中的各種校正(Calibration)技術如SOLT、LRRM、TRL等方法有深入的研究及瞭解外，需要有電路設計經驗，才能對模組量測有良好的結果並提出可行的方案。同時需熟悉各式高頻測試設備及系統之操作、控制與除錯之方式，才能迅速架構量測機台及量測環境而進行測試生產，以應付此一多變的時代。

除了多層互相干擾的電腦模擬技術外，如前所述元件模型的建立與取得更是其中一個關鍵，元件的模型包括了分離式模型(R、L、C)、線路模型。對於元件特性的擷取一般可採用2.5D或3D EM模擬軟體或直接量測獲得，再將其結果轉換成等效電路，獲得此一結果的最大好處是能將電氣特性與實際上的物理參數結合在一起，一般電磁模擬軟體有2.5D與3D兩種，2.5D的電磁軟體主要使用在MMIC或MIC與IC設計上，以S-參數為主，3D主要應用於如封裝等或導波管等較為複雜的物體上，主要是用以了解其電磁場分佈(H Field)狀

況。

使用EM模擬元件特性，除能減低發展成本外，更能清楚的了解到元件的各種特性、材料影響與基本原理，典型的方法是以電磁模擬軟體（如Sonnet）獲得最接近希望的元件，再以網路分析儀（如8753ES、8510等儀器）量測出其S參數後，以RF模擬軟體（MDSP等）之最佳化功能得到等效電路，以提供設計與製造參考。

### 結論

被動元件整合技術是由傳統MCM技術衍生出來，包括了MCM-L、MCM-C與MCM-D<sup>[8]</sup>(MultiChip Module Deposition)等，經由多年發展後可以清楚的發現到，在MCM技術中以MCM-D最適於通訊技術的發展，由MCM-D所發展的薄膜整合被動元件，由於利用已經成熟的低成本IC製造，除成本較低外，由於其幾何結構控制的精密度較高，且產生的物質特性較好，同時良好導電特性的銅材料結合於低介電係數的介電層，因為電阻與等效電容的損失可降至最低，得以提供良好品質的被動元件及優異的高頻特性。本計劃秉持發展輕、薄、短、小產品的需求，配合無線寬頻通訊發展，著重在RF技術的發展與薄膜製程技術的結合，所牽涉到的技術有：薄膜生產技術、材料技術、封裝技術及高頻設計技術。

整體說來，由於薄膜被動元件整合技術，綜合多項技術的突破與本身製程的特性，將使本技術有如下所示的許多優越性。

1. 準確度高(High Precision)：薄膜製程技術因以薄膜為基礎，線徑誤差度

小、量產製程的 $C_{PK}$ 能力大，使得產品精確度大，一般薄膜產品如電感其精準度最大可達0.1%以上。

2. 高頻特性優：由於使用材料是經由真空濺鍍的方法來生成，其純度很高，使得產品品質均勻，加以控制誤差小使得其高頻特性佳；配合多層成膜技術使單位面積可用的區域增加，又其線徑與孔徑小使其產品體積更小，適合更複雜產品。

3. 產品具有獨創性：由於技術能力強且獨立，將能依客戶的需求創造出高附加價值的產品，同時大部份的量產技術已成熟，勢必極有競爭力。

### 參考文獻

1. E000629 “家庭是IA重要應用領域-多數廠商看好通訊 IA”，電子時報，2000/06/29
2. 向性一，“積層厚膜式整合元件”，工業材料165期，P91，2000，9月。
3. 林埤琦等，“低溫多層陶瓷共燒技術在無線通訊產品的應用”，工業材料125期，P83，1997，5月。
4. 宋小敏等，“積層晶片LC複合型元件之技術與發展”，工業材料120期，P83，1996，12月。
5. 陳俊杰等，“薄膜型整合被動元件與模組”，工業材料165期，P97，2000，9月。
6. “RF Modules-The Packages is the System”，Prismark Parteners LLC, April 2000.
7. Brian Arbuckle etc，“整合被動元件技術的製程技術”，半導體技術，2000/12~2001/1月號，P96。
8. James J. Licari, “Mutichip Module Design, Fabrication, and Testing”，McGraw-Hill, Inc. 1995.