

薄膜積體電子元件在平坦化陶瓷基板之應用技術

盧榮宏* 張懷祿*** 黃依蘋*** 陳炯雄*** 廖聖茹**
黃佩珍** 周裕福** 潘浩然*** 謝禎昌**** 葉國光*****

工研院工業材料研究所

尖端材料實驗室 *工程師 **研究員 ***副研究員 ****助理研究員 *****技術員

摘要

本文將介紹薄膜積體電子元件在平坦化陶瓷基板的應用，包括整合型電子被動元件、構裝用晶片載板以及大型積體電路之應用。在電子被動元件的市場技術趨勢裡，元件尺寸由0402至0201再注更高元件積體密度的技術前進，整合型被動元件技術將是未來主力，利用平坦化陶瓷基板配合幾微米至幾十微米的薄膜元件製程，將具有元件製造成本及元件積體密度的最佳組合考量。在構裝市場技術需求中，高頻元件、高功率元件、光電元件的製造上，平坦化陶瓷基板可以提供高功率元件、光電元件良好散熱條件，同時可以將阻抗匹配用的電路成長在平坦化陶瓷基板上，供高頻積體電路晶片利用。在積體電路製造業主流技術中，為保有較低成本優勢及較高性能的競爭地位，元件尺寸的製程能力由0.25微米推至0.13微米，同時建廠投資也由300億台幣的八吋晶圓廠提高至500至1000億台幣的十二吋晶圓廠，若利用平坦化陶瓷基板、陶瓷薄膜系列材料，以及微米元件尺寸的大型積體電路製程組合，將有機會再創造出低資金門檻，並且無智權障礙的新積體電路製造業。

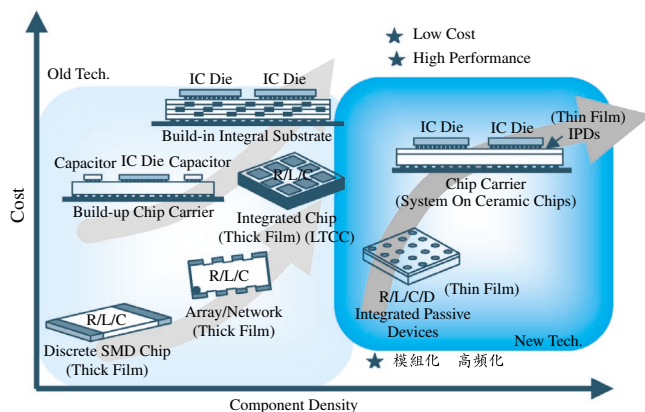
關鍵詞

平坦化陶瓷基板(Planarized Ceramic Substrates)；整合型被動元件(Integrated Passive Devices)；構裝 (Packaging)；積體電路(Integration Circuits)

整合型電子被動元件 應用技術

在整合型電子被動元件的製造上，採用薄膜的元件製程法（鍍膜、黃光、蝕

刻），可以很容易獲得數十微米或數微米尺寸的薄膜元件，相較於厚膜網印塗佈法，薄膜元件製程可擁有較精確的元件尺寸與較高元件密度。一般而言，薄膜元件製程需要較高的製造成本，但是，當厚膜



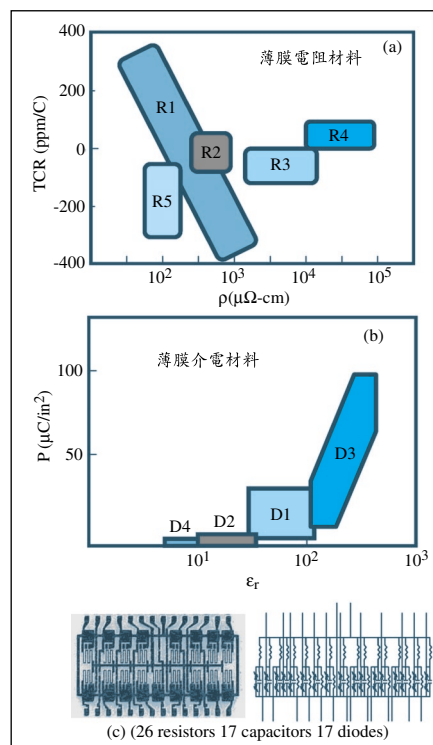
▲圖一 電子被動元件及構裝技術，元件密度與成本之相關性趨勢圖

網印需考慮精密塗佈、元件圖形需要黃光製程、多層薄帶堆疊需要等均壓設備時，厚膜積體元件的成本就不再低於薄膜整合型元件成本。整個成本技術策略如圖一所示，當元件尺寸在數十微米或十微米左右時，整合型薄膜被動元件製造法將擁有相對上的市場競爭利基。

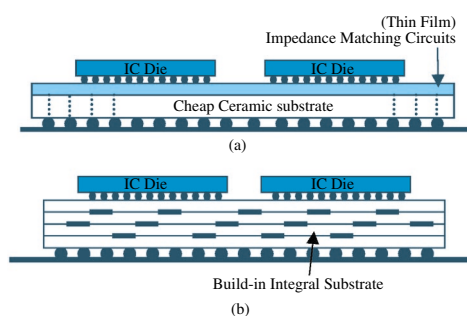
在平坦化陶瓷基板上製造整合型電子被動元件，平坦化陶瓷基板本身就是構裝主體，對於降低元件整體的成本上有相當的貢獻。選擇適當的薄膜電阻、薄膜介電材料，以簡易的黃光手法，我們可以做出如圖二的平坦化陶瓷基板整合型被動元件。

晶片載板應用技術

氧化鋁陶瓷基板具有不錯的熱傳導特性及機械強度，因此它已是目前常用的構裝基板材料，就積體電路晶片載板而言，以氧化鋁陶瓷為材料的晶片載板成本是一般積層板(FR-4)晶片載板的數倍。但是，在高頻介電損耗及高功率元件的散熱需求下，氧化鋁陶瓷基板的表現就遠比FR-4優越。圖三為晶片載板的示意圖，一為以平坦化陶瓷基板結合整



◀圖二 利用反應式濺鍍法所製造的(a)薄膜電阻材料與(b)薄膜介電材料，(c)以平坦化陶瓷基板為基材所製作出來的整合型被動元件



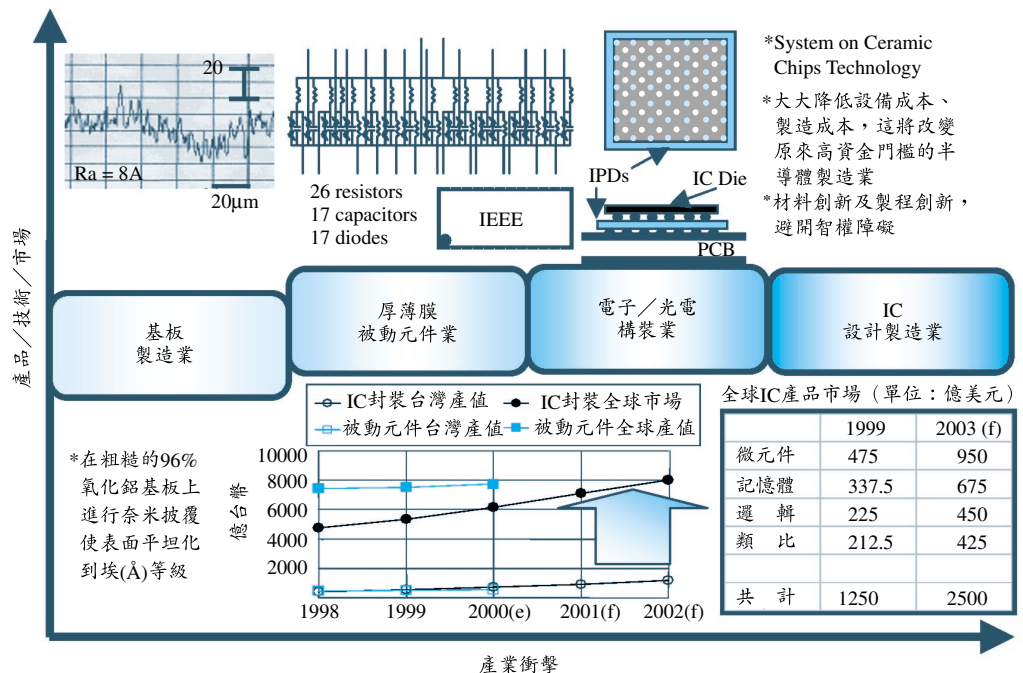
▲圖三 (a)以自組裝平坦化技術結合薄膜積體電路的陶瓷基板，使用再構裝的晶片載板示意圖，(b)以低溫共燒技術製作的晶片載板示意圖

合型被動電路的晶片載板，它可以提供高頻的阻抗匹配電路及好的散熱途徑；另一則為低溫共燒技術所提供的晶片載板示意圖。

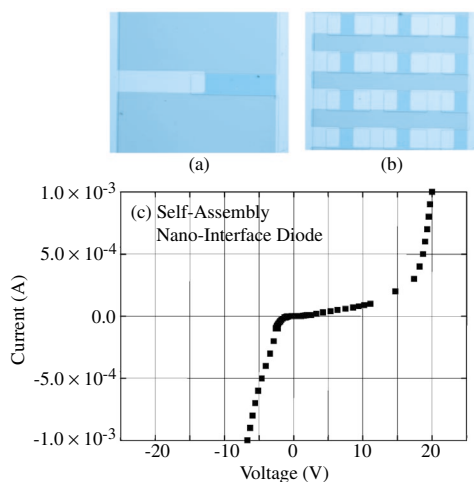
大型積體電路應用技術

積體電路製造業是一個高資金門檻、高智權障礙的產業。在追求更高速

►圖五 以自組裝表面披覆技術、奈米介面操控技術、薄膜陶瓷材料開發為基礎的技術策略對產業衝擊的關係圖



►圖四 (a)單一奈米介面二極體元件圖，(b)多個奈米介面二極體串並聯元件圖，(c)奈米介面二極體電壓電流特性圖



度、更小體積、更低成本的市場趨勢下，積體電路製造技術由大型積體電路（元件尺寸數微米）至超大型積體電路（元件尺寸次微米），甚至目前可達的 $0.13\mu\text{m}$ 製程能力。

建廠成本從數十億台幣的四吋晶圓廠至數百億台幣的八吋/十二吋晶圓廠，同時元件製程的微細化對環境與製程的潔淨度要求亦是越趨嚴苛。如何降低積

體電路製造業的高建廠資金，同時避開智權上的層層障礙，奈米科技的應用是目前的一股希望。

利用奈米自組裝披覆技術創造平坦化陶瓷基板作為製造積體電路的基板，可以大幅降低積體電路基材的成本；同時以平坦化陶瓷基板作為後續構裝的主體，可降低構裝成本並提高熱傳及高頻的性能。搭配大型積體電路製造方式，將是具經濟效益的建廠投資。對於主動/半主動積體電路元件的結構設計，若採取垂直基板方向的載子傳輸模式，將可避免水平基板方向的元件尺寸製造限制所產生對元件操作頻率的限制。圖四是利用奈米介面構成的二極體元件，圖五則顯示出由奈米自組裝平坦化陶瓷基板、奈米介面結構，以及以陶瓷薄膜材料製程技術為基礎，對基板製造業、被動元件業、構裝業、甚至積體電路產業可能產生的衝擊。